

523, 996

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



Rec'd PCT/PTO

09 FEB 2005



(43) 国際公開日
2004 年 3 月 25 日 (25.03.2004)

PCT

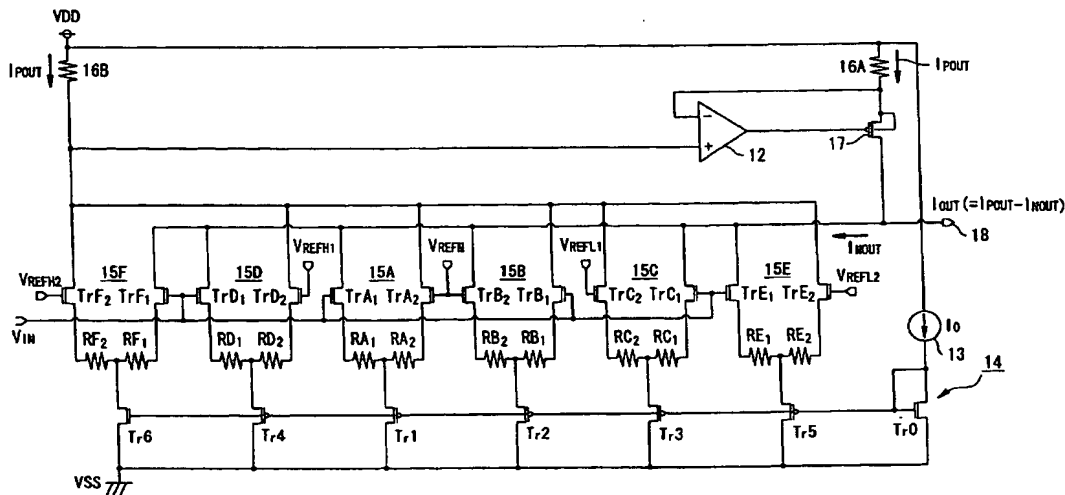
(10) 国際公開番号
WO 2004/025824 A1

- (51) 国際特許分類: H03B 5/32, G06G 7/20
- (21) 国際出願番号: PCT/JP2003/010853
- (22) 国際出願日: 2003 年 8 月 27 日 (27.08.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-248932 2002 年 8 月 28 日 (28.08.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 旭化成マイクロシステム株式会社 (ASAHI KASEI MICROSYSTEMS CO.,LTD.) [JP/JP]; 〒163-1031 東京都新宿区西新宿三丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 川崎 誉子 (KAWASAKI, Takako) [JP/JP]; 〒243-0004 神奈川県厚木市水引 1-1 2-2 0-1 0 3 Kanagawa (JP). 根本 謙治 (NEMOTO, Kenji) [JP/JP]; 〒228-0804 神奈川県相模原市旭町 2 2-1 0 Kanagawa (JP).
- (74) 代理人: 森 哲也, 外 (MORI, Tetsuya et al.); 〒101-0032 東京都千代田区岩本町二丁目 3 番 3 号 友泉岩本町ビル 8 階 日栄国際特許事務所 Tokyo (JP).
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: DEVICE FOR GENERATING FUNCTION OF APPROXIMATE n-TH DEGREE AND TEMPERATURE COMPENSATION QUARTZ OSCILLATION CIRCUIT

(54) 発明の名称: 近似 n 次関数発生装置及び温度補償水晶発振回路



(57) Abstract: A circuit for generating a component of n-th degree includes: six differential amplifiers (15A to 15F) having a pair of input terminals supplied with a common linear input signal and a constant level signal of a predetermined level, outputting a reversed or non-reversed signal to the linear input signal, and having a limiter function to limit the output signal to a predetermined maximum value and a minimum value; a constant level signal generation circuit for supplying the constant level signal to each of the six differential amplifiers; a current mirror circuit (14) for controlling current flowing in the differential amplifiers (15A to 15F); and addition resistors (16A, 16B) for adding the output current of the differential amplifiers (15A to 15F). By increasing the flowing current by the sixth differential amplifier (15F) so as to increase the resistance value, it is possible to obtain a highly accurate output current of a component of a 5-th degree function having more precipitous inclination with respect to the input signal.

(57) 要約: 対の入力端子に共通の 1 次の入力信号及び所定レベルの定レベル信号が個別に入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複数 6 個の差動増幅器 15A ~

[続葉有]

WO 2004/025824 A1



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM,
AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

15Fと、前記6個の差動増幅器に前記定レベル信号を夫々供給する定レベル信号発生回路と、差動増幅器15A～15Fの通電電流を制御するカレントミラー回路14と、各差動増幅器15A～15Fの出力電流を加算する加算用抵抗16A、16Bとを有し、第6の差動増幅器15Fで、通電電流を大きくして抵抗値を大きくすることにより、入力信号に対してより急峻な傾きの高精度の5次関数成分の出力電流を得る。

明細書

近似 n 次関数発生装置及び温度補償水晶発振回路

技術分野

- 5 本発明は、近似 n 次関数を発生する近似 n 次関数発生装置及びこれを使用した温度補償型水晶発振回路に関する。

背景技術

- 10 水晶発振器に多く用いられる A T カットの水晶振動子は、固定の固有共振周波数に対する温度変化が図 1 7 に示すように近似 3 次関数で表されることが知られており、この温度特性は下記 (1) 式のように近似することができる。

$$Y = \alpha (t - t_0)^3 + \beta (t - t_0) + \gamma \quad \dots\dots\dots (1)$$

- 15 ここで、Y は出力周波数であり、 α は 3 次の係数、 β は温度特性の傾き、 γ は周波数オフセットであり、 t_0 は曲線の中心温度、即ち変曲点（通常 25℃ から 30℃ の範囲）である。上記 (1) 式の α 、 β 及び γ は夫々水晶振動子に大きく依存する。

このため、従来は、例えば特許第 3 2 3 3 9 4 6 号に記載されているような近似 3 次関数発生装置からの出力電圧を用いて温度補償するようにしていた。

- 20 すなわち、図 1 8 に示すように、温度変化に対して 1 次的に変化する電圧を出力する温度検出回路から出力される電圧 V_{IN} を入力信号として近似 3 次関数を発生する近似 3 次関数発生装置の出力を水晶の温度特性を補償する制御電圧とし、これを電圧制御水晶発振器 (VCXO) に供給する。

- 25 現在広く適用されている電圧制御水晶発振回路の電圧一周波数特性は 1 次関数で近似できるので、水晶振動子の温度に対する周波数特性は、図 1 9 に示すように、温度に対する電圧特性で近似できる。

この制御電圧の電圧－温度特性は、下記 (2) 式のようにになる。

$$f(t) = a_3 (t - t_0)^3 + a_1 (t - t_0) + a_0 \quad \dots\dots\dots (2)$$

すなわち、上記 (2) 式の制御電圧と一致する電圧を、近似 3 次関数発生装置より発生させ、電圧制御水晶発振器に入力することで、水晶振動子の温度特性を補

償することができる。

しかし、水晶振動子の周波数－温度特性には、3次成分よりも大きな次数成分が含まれているため、近似した3次関数とデータとの間には差異があり、厳密に近似3次関数を補正できるような制御電圧を発生させたとしても、この差異は温度補償できない要素として残ってしまう。

これを解決するために、水晶振動子の温度特性をより高次の関数で近似し、それに対応する高次関数の電圧で電圧制御水晶発振器を制御すれば、この誤差を減らすことが可能である。

例えば、ある一つの水晶振動子の周波数－温度特性データを3次関数で近似した場合、近似式とデータとの差は、温度範囲－30℃～85℃において、最大0.320ppmである。これを4次関数で近似すると0.130ppm、さらに5次式に近似すると0.126ppmとなり、より高次関数を発生する装置を用いて係数を調整して制御電圧を生成すれば、より精度良く水晶の温度補償を行うことができる。

これまでに、3次もしくはそれ以上の高次関数に比例する信号を出力する回路としては、例えば特開平8－116214号公報の図1に示されているような関数発生装置が知られている。

この回路から出力される信号は、一般式として下記(3)式のような多項式で表すことができる。

$$\begin{aligned} f(x) &= a_n x^n + a_{n-1} x^{n-1} + \cdots + a_2 x^2 + a_1 x + a_0 \\ &= a_n' (x - x_0)^n + \cdots + a_1' (x - x_0) + a_0' \cdots \cdots (3) \end{aligned}$$

例えば、4次関数発生装置の出力信号は、下記(4)式で表すことができる。

$$\begin{aligned} f(x) &= a_4 x^4 + a_3 x^3 + a_2 x^2 + a_1 x + a_0 \\ &= a_4' (x - x_0)^4 + a_2' (x - x_0)^2 + a_1 (x - x_0) + a_0' \\ &\cdots \cdots \cdots (4) \end{aligned}$$

但し、 $a_4' = a_4$, $a_2' = a_2 - 6 a_4 x_0^2$, $a_1' = a_1 + 2 a_2 x_0 - 8 a_4 x_0^3$, $a_0' = a_0 + a_1 x_0 + a_2 x_0^2 - 3 a_4 x_0^4$ であり、 $x_0 = -a_3 / (4 a_4)$ である。

近似4次関数発生装置は上記(4)式のように x_0 を用いると、 $n-1$ 次の項、

即ち 3 次の項を省略することができ、回路規模も縮小化できる。

しかしながら、上記従来例にあつては前記 (4) 式のような構成で制御電圧を生成する回路は、実現し難いという未解決の課題がある。

この未解決の課題を、具体的例を用いて説明する。ある水晶振動子の周波数－温度特性データを先ず、上記 (4) 式のように 3 次の項を省略した式で記述すると、この関数の変曲点を表す t_0 は、 -149°C となり、通常補償されている温度範囲 $-30^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の範囲を大きく越えてしまう。 t_0 の大きなずれは、これに相当する制御電圧を生成する関数回路の入力範囲を広く持たなくてはならないことを意味し、調整範囲外の温度を考慮した回路にしないといけない。また、各次数の成分を図示すると図 20 のようになり、水晶振動子の周波数－温度特性が $\pm 10 \text{ ppm}$ 以内に入るのに対して、各次数成分は最大 $\pm 1500 \text{ ppm}$ という大きな振れ幅を持つ関数を加算したものになっていることが分かる。よって、上記の水晶振動子の周波数－温度特性を補償するためには、制御電圧として各次数の係数 $a_4' \sim a_0'$ の調整範囲を幅広く持たなくてはならず、これを実現する回路はダイナミックレンジとして非常に不利になる。この結果、制御電圧として 3 次関数から 4 次関数に拡張したことによって、大幅なノイズの増大や回路規模の拡大という問題が生じ、精度を上げるという利益があることを考慮しても、実用的ではないと言える。

そこで、本発明は、上記従来例の未解決の課題に着目してなされたものであり、温度補償電圧の 3 次以上の高次成分を、精度良く提供する回路及びその関数発生装置を温度補償のために用いた精度良く調整できる水晶発振器を提供することを目的としている。

発明の開示

本発明による請求の範囲第 1 項記載の k 次成分発生回路は、一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複数 i 個 (i は 5 以上の整数) の差動増幅器と、前記 i 個の差動増幅器に前記定レベル信

号を夫々供給する定レベル信号発生回路とを備え、前記 i 個の差動増幅器のうち第 1、第 2 及び第 3 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定されると共に、前記第 1 及び第 3 の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、前記 i 個の差動増幅器のうち

5 第 4 差動増幅器は、入力される定レベル信号が前記第 2 の差動増幅器に入力される定レベル信号と同レベルの信号に設定されていると共に、その出力信号が前記第 1 及び第 3 の差動増幅器の出力信号と同極性で且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 2 の差動増幅器のそれより大きく設定され、前記 i 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器以外

10 外の $(i - 4)$ 個の差動増幅器の夫々は、入力される定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルより低くなる及び前記第 3 の差動増幅器に入力される定レベル信号のレベルより高くなるの何れかに設定されていると共に、前記 $(i - 4)$ 個の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、前記第 1、第 2、第 3 及び前記 $(i - 4)$ 個の差動

15 増幅器の出力信号を加算したときに k (k は 3 以上の奇数) 次関数成分の出力信号を形成するように構成され、前記第 4 の差動増幅器は前記 n 次関数成分の 1 次成分を相殺するような 1 次成分の出力信号を形成するように構成され、前記 i 個の差動増幅器の出力信号を加算することにより、1 次成分を含まない k 次関数成分を発生させることを特徴としている。

20 これによれば、 $(i - 4)$ 個の差動増幅器の通電電流値を調整して入力信号が最大値より大きい又は最小値より小さい範囲において入力信号に対してより急峻な傾きの出力信号を形成することが可能となり、高精度の近似 k (k は 3 以上の奇数) 次関数を発生することができる。

また、本発明による請求の範囲第 2 項記載の 3 次成分発生回路は、請求の範囲

25 第 1 項において、 $i = 5$ 且つ $k = 3$ に設定されていることを特徴としている。

これによって、 k 次の奇数次成分発生回路の中でも 3 次に特化した回路を構成することができ、高精度の 3 次関数を出力することができる。

また、本発明による請求の範囲第 3 項記載の 3 次成分発生回路は、請求の範囲第 2 項において、第 5 の差動増幅器は、入力される定レベル信号が前記第 1 の差

動増幅器に入力される定レベル信号のレベルより低くなるように設定され且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 1 の差動増幅器のそれより小さく設定されていることを特徴としている。

5 これによって、入力電圧の範囲を変曲点から高い側にのみ広げた場合に、精度の良い 3 次関数を出力することができる。

また、本発明による請求の範囲第 4 項記載の 3 次成分発生回路は、第 5 の差動増幅器は、入力される定レベル信号が前記第 3 の差動増幅器に入力される定レベル信号のレベルより高くなるように設定され且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 3 の差動増幅器のそれより小さく設定され
10 れていることを特徴としている。

これによって、入力電圧の範囲を変曲点から低い側にのみ広げた場合に、精度の良い 3 次関数を出力することができる。

また、本発明による請求の範囲第 5 項記載の 3 次成分発生回路は、請求の範囲第 1 項において、 $i = 6$ 及び $k = 5$ に設定されていることを特徴としている。

15 これによって、 k 次の奇数次成分発生回路の中でも 5 次に特化した回路を構成することができ、高精度の 5 次関数を出力することができる。

また、本発明による請求の範囲第 6 項記載の 5 次成分発生回路は、請求の範囲第 5 項において、前第 5 の差動増幅器は、入力される定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルより低くなるように設定され且つ
20 前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 1 の差動増幅器のそれより小さく設定され、第 6 の差動増幅器は、入力される定レベル信号が前記第 3 の差動増幅器に入力される定レベル信号のレベルより高くなるように設定され且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 3 の差動増幅器のそれより小さく設定されていることを特徴としている。

25 これによって、入力電圧の範囲を変曲点から高い側にのみ広げた場合に、精度の良い 5 次関数を出力することができる。

また、本発明による請求の範囲第 7 項記載の m 次成分発生回路は、一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力する

と共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複
数 j 個 (j は 4 以上の整数) の差動増幅器と、一定の出力信号を出力する一定信
号出力回路と、前記 j 個の差動増幅器に前記定レベル信号を夫々供給する定レベ
ル信号発生回路とを備え、前記 j 個の差動増幅器のうち第 1、第 2、第 3 及び第
5 4 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定
されると共に、前記第 1 及び第 2 の差動増幅器と前記第 3 及び第 4 の差動増幅器
との出力信号が互いに逆極性に設定され、前記 j 個の差動増幅器の出力信号を加
算したときに m (m は 4 以上の偶数) 次関数成分の出力信号を形成するように構
成され、前記一定信号出力回路は、前記 m 次関数成分の 0 次成分を相殺するよう
10 な 0 次成分の出力信号を形成するように構成され、前記 j 個の差動増幅器及び前
記一定信号出力回路の出力信号を加算することにより、0 次成分を含まない m 次
関数成分を発生させることを特徴としている。

これによって、0 次成分を含まない偶数 m 次成分のみを高精度に発生すること
ができる。

15 また、本発明による請求の範囲第 8 項記載の m 次成分発生回路は、請求の範囲
第 7 項において、 j が 6 以上の偶数であって、 j 個の差動増幅器のうち第 1、第
2、第 3 及び第 4 の差動増幅器以外の ($j - 4$) の差動増幅器の夫々は、入力さ
れる定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルよ
り低くなる及び前記第 4 の差動増幅器に入力される定レベル信号のレベルより高
20 くなるの何れかに設定されていることを特徴としている。

これによって、($j - 4$) 個の差動増幅器の通電電流値を調整して入力信号が
最大値より大きい又は最小値より小さい範囲において入力信号に対してより急峻
な傾きの出力信号を形成することが可能となり、高精度の近似 m 次関数を発生す
ることができる。

25 また、本発明による請求の範囲第 9 項記載の 4 次成分発生回路は、請求の範囲
第 7 項において、 $j = 4$ 且つ $m = 4$ に設定されていることを特徴としている。

これによって、 m 次の偶数次成分発生回路の中でも 4 次に特化した回路を構成
することができ、高精度の 4 次関数を出力することができる。

また、本発明による請求の範囲第 10 項記載の近似 n 次関数発生装置は、一定

の信号が入力されて定数成分を発生する 0 次成分発生部と、1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、前記 1 次の入力信号が入力される k (k は 3 以上の奇数) 次成分発生回路及び該 k 次成分発生回路の出力信号が入力される第 1 の可変利得増幅回路を有する少なくとも 1 つ以上の k 次成分発生部と、前記 1 次の入力信号が入力される m (m は 4 以上の偶数) 次成分発生回路及び該 m 次成分発生回路の出力信号が入力される第 2 の可変利得増幅回路を有する少なくとも 1 つ以上の m 次成分発生部と、前記 0 次成分発生部、前記 1 次成分発生部、前記 k 次成分発生部及び前記 m 次成分発生部の出力信号を加算する加算回路とを備え、近似 n (n は 4 以上の整数) 次関数を発生することを特徴として

10 いる。

これによって、2 次の項を省略して 3 次成分を主としてその変曲点に近い変曲点 x_0 を用いることができると共に、3 次以外の $n \geq 4$ における n 次成分が小さくなるために、構成としては共通の変曲点 x_0 を用い、オフセット + 1 次成分 + 3 次成分 + 補正用高次成分という構成で実現できるため回路規模に与える影響を小さくすることができる。

15

また、本発明による請求の範囲第 1 項記載の近似 n 次関数発生装置は、一定の信号が入力されて定数成分を発生する 0 次成分発生部と、1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、前記 1 次の入力信号が入力される上記請求項 1 に記載の k (k は 3 以上の奇数) 次成分発生回路及び該 k 次成分発生回路の出力信号が入力される第 1 の可変利得増幅回路を有する少なくとも 1 つ以上の k 次成分発生部と、前記 1 次の入力信号が入力される上記請求項 7 に記載の m (m は 4 以上の偶数) 次成分発生回路及び該 m 次成分発生回路の出力信号が入力される第 2 の可変利得増幅回路を有する少なくとも 1 つ以上の m 次成分発生部と、前記 0 次成分発生部、前記 1 次成分発生部、前記 k 次成分発生部及び前記 m 次成分発生部の出力信号を加算する加算回路とを備え、近似 n (n は 4 以上の整数) 次関数を発生することを特徴としている。

20

25

これによって、2 次の項を省略して高精度に発生することができる 3 次成分を主としてその変曲点に近い変曲点 x_0 を用いることができると共に、3 次以外の $n \geq 4$ における n 次成分が小さくなるために、構成としては共通の変曲点 x_0 を用い

、オフセット＋１次成分＋３次成分＋補正用高次成分という構成で実現できるため回路規模に与える影響を小さくすることができる。

また、本発明による請求の範囲第１２項記載の近似３次関数発生装置は、一定の入力信号が入力されて定数成分を発生する０次成分発生部と、１次の入力信号
5 が入力されて１次成分を発生する１次成分発生部と、前記１次の入力信号が入力される上記請求項２乃至請求項４の何れかに記載の３次成分発生回路及び該３次成分発生回路の出力信号が入力される第１の可変利得増幅回路を有する３次成分発生部と、前記０次成分発生部、前記１次成分発生部及び前記３次成分発生部の出力信号を加算する加算回路とを備えていることを特徴としている。

10 これによって、高精度の近似３次関数を発生させることができる。

また、本発明による請求の範囲第１３項記載の近似４次関数発生装置は、一定の入力信号が入力されて定数成分を発生する０次成分発生部と、１次の入力信号が入力されて１次成分を発生する１次成分発生部と、前記１次の入力信号が入力される上記請求項２乃至請求項４の何れかに記載の３次成分発生回路及び該３次
15 成分発生回路の出力信号が入力される第１の可変利得増幅回路を有する３次成分発生部と、前記１次の入力信号が入力される上記請求項９に記載の４次成分発生回路及び該４次成分発生回路の出力信号が入力される第２の可変利得増幅回路を有する４次成分発生部と、前記４次成分発生部、前記３次成分発生部、前記１次成分発生部及び前記０次成分発生部の出力信号を加算する加算回路とを備えていることを特徴としている。

20 これによって、高精度の近似４次関数を発生させることができる。

また、本発明による請求の範囲第１４項記載の近似５次関数発生装置は、一定の入力信号が入力されて定数成分を発生する０次成分発生部と、１次の入力信号が入力されて１次成分を発生する１次成分発生部と、前記１次の入力信号が入力
25 される上記請求項２乃至請求項４の何れかに記載の３次成分発生回路及び該３次成分発生回路の出力信号が入力される第１の可変利得増幅回路を有する３次成分発生部と、前記１次の入力信号が入力される上記請求項９に記載の４次成分発生回路及び該４次成分発生回路の出力信号が入力される第２の可変利得増幅回路を有する４次成分発生部と、前記１次の入力信号が入力される上記請求項５又は請

求項 6 に記載の 5 次成分発生回路及び該 5 次成分発生回路の出力信号が入力される第 3 の可変利得増幅回路を有する 5 次成分発生部と、前記 5 次成分発生部、前記 4 次成分発生部、前記 3 次成分発生部、前記 1 次成分発生部及び前記 0 次成分発生部の出力信号を加算する加算回路とを備えていることを特徴としている。

5 これによって、高精度の近似 5 次関数を発生することができる。

また、本発明による請求の範囲第 1 5 項記載の近似 n 次関数発生装置は、1 次の入力信号が入力され、 n 次多項式により表される n 次関数に比例する n 次の出力信号を出力し、前記 n 次多項式は 2 次の項を含まないことを特徴としている。

10 これによって、3 次成分を主としてその変曲点に近い変曲点 x_0 を用いることができると共に、3 次以外の $n \geq 4$ における n 次成分が小さくなるために、構成としては共通の変曲点 x_0 を用い、オフセット + 1 次成分 + 3 次成分 + 補正用高次成分という構成で実現できるため回路規模に与える影響を小さくすることができる。

15 また、本発明による請求の範囲第 1 6 項記載の温度関数発生回路は、温度検出回路と、該温度検出回路の検出信号が入力される上記請求項 1 5 に記載の近似 n 次関数発生装置とを備えたことを特徴としている。

これによって、温度検出回路の検出信号を近似 n 次関数発生装置に入力信号として供給することができ、水晶の温度特性を補正する電圧を発生することが可能な温度関数発生回路を構成することができる。

20 また、本発明による請求の範囲第 1 7 項記載の温度補償水晶発振回路は、上記請求項 1 6 に記載の温度関数発生回路と、該温度関数発生回路で発生される近似 n 次関数が入力される水晶発振回路とを備えたことを特徴としている。

これによって、高精度で温度補償を行うことができる温度補償水晶発振回路を構成することができる。

25 また、本発明による請求の範囲第 1 8 項記載の温度関数発生回路は、温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 1 0 又は 1 1 に記載の近似 n 次関数発生装置とを備えたことを特徴としている。

これによって、高精度の近似 n 次関数発生装置を使用して水晶の温度特性を補正する電圧を発生することが可能な温度関数発生回路を構成することができる。

また、本発明による請求の範囲第 19 項記載の温度補償水晶発振回路は、上記請求項 18 に記載の温度関数発生回路と、該温度関数発生回路で発生される近似 n 次関数が入力される水晶発振回路とを備えたことを特徴としている。

これによって、高精度で温度補償を行うことができる温度補償水晶発振回路を
5 構成することができる。

また、本発明による請求の範囲第 20 項記載の温度関数発生回路は、温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 12 に記載の近似 3 次関数発生装置とを備えたことを特徴としている。

これによって、3 次関数に特化した温度関数発生回路を構成することができる
10 。

また、本発明による請求の範囲第 21 項記載の温度補償水晶発振回路は、上記請求項 20 に記載の温度関数発生回路と、該温度関数発生回路で発生される近似 3 次関数が入力される水晶発振回路とを備えたことを特徴としている。

これによって、3 次関数に特化した温度補償水晶発振回路を構成することがで
15 きる。

また、本発明による請求の範囲第 22 項記載の温度関数発生回路は、温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 13 に記載の近似 4 次関数発生装置とを備えたことを特徴としている。

これによって、4 次関数に特化した温度関数発生回路を構成することができる
20 。

また、本発明による請求の範囲第 23 項記載の温度補償水晶発振回路は、上記請求項 22 に記載の温度関数発生回路と、該温度関数発生回路で発生される近似 4 次関数が入力される水晶発振回路とを備えたことを特徴としている。

これによって、4 次関数に特化した温度補償水晶発振回路を構成することがで
25 きる。

また、本発明による請求の範囲第 24 項記載の温度関数発生回路は、温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 14 に記載の近似 5 次関数発生装置とを備えたことを特徴としている。

これによって、5 次関数に特化した温度関数発生回路を構成することができる

。

また、本発明による請求の範囲第 2 5 項記載の温度補償水晶発振回路は、上記請求項 2 4 に記載の温度関数発生回路と、該温度関数発生回路で発生される近似 5 次関数が入力される水晶発振回路とを備えたことを特徴としている。

- 5 これによって、5 次関数に特化した温度補償水晶発振回路を構成することができる。

- また、本発明による請求の範囲第 2 6 項記載の温度補償調整方法は、温度検出回路及び近似 n (n は 3 次以上の整数) 次関数発生装置を備える温度補償回路と、電圧制御水晶発振回路とから構成される温度補償水晶発振回路において、前記
- 10 温度補償水晶発振回路の温度補償調整を行う際に、所定の温度雰囲気内で、前記温度補償回路の出力電圧 $V C_{OUT}$ の n 次成分 $V C_{OUTn}$ 乃至 0 次成分 $V C_{OUT0}$ を測定すると共に、前記電圧制御水晶発振回路から出力される発振周波数が予め設定された選定周波数に一致する入力電圧 $V C_{IN}$ を所望の温度補償範囲内における複数の温度で測定し、測定した各温度の出力電圧 $V C_{OUT}$ の n 次成分 $V C_{OUTn}$ を温度 T の関
- 15 数として、

$$V C_{OUTn}' (T) = V C_{OUTn} (T) - V C_{OUT0} (T)$$

で近似し、前記出力電圧 $V C_{OUT}$ を温度 T の関数として、

$$\begin{aligned} V C_{OUT} (T) = & \alpha_n V C_{OUTn}' (T + \Delta T) + \dots \\ & + \alpha_3 V C_{OUT3}' (T + \Delta T) + \alpha_1 V C_{OUT1}' (T + \Delta T) \\ & + V C_{OUT0}' (T + \Delta T) + \alpha_0 \end{aligned}$$

20

で表記し、前記測定された各温度の入力電圧 $V C_{IN}$ と前記出力電圧 $V C_{OUT}$ とが夫々の温度において一致するように、前記温度補償回路の係数 $\alpha_n \sim \alpha_3$ 、 α_1 、 α_0 及び ΔT を調整するようにしたことを特徴としている。

- これによって、高精度な温度補償が可能となるという効果が得られる。しかも
- 25 、各次数を個別に測定することにより、詳しく正確なデータの取得が可能になり、実際のデータを基にすることで、各次数成分以外のエラーなども考慮して、より最適な係数の算出が可能となり、さらに、一度の温度スイープによって、これまでに知られている近似 3 次関数回路ばかりか、 $n \geq 4$ における近似 n 次関数発生回路においても、温度補償の調整を精度良く行うことが可能になる。

図面の簡単な説明

図 1 は本発明を温度補償水晶発振回路に適用した場合の一実施形態を示すブロック図である。図 2 は近似 5 次関数発生装置を適用した温度補償水晶発振回路の具体例を示すブロック図である。図 3 は近似 4 次関数発生装置を適用した温度補償水晶発振回路の具体例を示すブロック図である。図 4 は図 1 の n 次成分発生部の一例を示す回路図である。図 5 は図 4 に適用し得る 5 次成分発生回路の一例を示す回路図である。図 6 は図 5 の 5 次成分発生回路の動作の説明に供する基本回路図である。図 7 は図 5 の 5 次成分発生回路の一部分の動作の説明に供する各差動対の出力特性を示す特性線図である。図 8 は図 5 の出力波形図である。図 9 は図 5 の 5 次成分発生回路の動作の説明に供する出力波形図である。図 10 は図 4 に適用し得る 4 次成分発生回路の一例を示す回路図である。図 11 は図 10 の 4 次成分発生回路の動作の説明に供する出力波形図である。図 12 は図 4 に適用し得る 3 次成分発生回路の基本的部分を示した回路図である。図 13 は図 12 の 3 次成分発生回路の基本的部分の動作の説明に供する出力波形図である。図 14 は入力電圧範囲を拡張した時に適する 3 次成分発生回路の一例を示す回路図である。図 15 は図 14 の 3 次成分発生装置の動作の説明に供する出力波形図である。図 16 は図 1 ～図 3 に適用し得る 1 次関数発生部を示すブロック図である。図 17 は水晶振動子の温度に対する周波数特性図である。図 18 は従来例を示すブロック図である。図 19 は電圧制御水晶発振器に入力する制御電圧の温度特性である。図 20 は従来近似式の特性を表す特性線図である。図 21 は本発明の近似式の特性を表す特性線図である。

発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて説明する。

先ず、本発明の近似 n 次関数発生装置の原理を説明する。

n 次関数は一般に、下記 (5) 式のように表すことができる。

$$\begin{aligned} f(x) &= a_n x^n + a_{n-1} x^{n-1} + \cdots + a_3 x^3 + a_2 x^2 + a_1 x + a_0 \\ &= a_n' (x - x_0)^n + a_{n-1}' (x - x_0)^{n-1} + \cdots \end{aligned}$$

$$+ a_3' (x - x_0)^3 + a_1' (x - x_0) + a_0' \quad \dots\dots (5)$$

具体的一例として、5次関数においては、下記(6)式のように表せる。

$$\begin{aligned} f(x) &= a_5 x^5 + a_4 x^4 + a_3 x^3 + a_2 x^2 + a_1 x + a_0 \\ &= a_5' (x - x_0)^5 + a_4' (x - x_0)^4 + a_3' (x - x_0)^3 \\ &\quad + a_1' (x - x_0) + a_0' \quad \dots\dots\dots (6) \end{aligned}$$

この(6)式において、係数の関係は、

$$a_5' = a_5$$

$$a_4' = a_4 + 5 a_5 x_0$$

$$a_3' = a_3 + 4 a_4 x_0 + 10 a_5 x_0^2$$

$$10 \quad a_1' = a_1 - 3 a_3 x_0 - 8 a_4 x_0^3 - 15 a_5 x_0^4$$

$$a_0' = a_0 + a_1 x_0 - 2 a_3 x_0^3 - 5 a_4 x_0^4 - 9 a_5 x_0^5$$

但し、 x_0 は以下の3次方程式の解である。

$$10 a_5 x_0^3 + 6 a_4 x_0^2 + 3 a_3 x_0 + a_2 = 0$$

この x_0 については、解が1つ又は3つ得られるが、想定している値に近いものを

15 選ぶことにする。この変換により、上記(6)式の x_0 は“29”となり、通常補償
されている温度範囲の中心付近の、同じデータを3次関数に近似した時の変曲点
と略等しくなり、3次成分が主成分であり、4次及び5次成分は小さくなり、回
路構成として有利なものとなる。

また、4次関数においては、下記(7)式のように表せる。

$$\begin{aligned} 20 \quad f(x) &= a_4 x^4 + a_3 x^3 + a_2 x^2 + a_1 x + a_0 \\ &= a_4' (x - x_0)^4 + a_3' (x - x_0)^3 \\ &\quad + a_1' (x - x_0) + a_0' \quad \dots\dots\dots (7) \end{aligned}$$

この(7)式において、係数の関係は、

$$a_4' = a_4$$

$$25 \quad a_3' = a_3 + 4 a_4 x_0$$

$$a_1' = a_1 - 3 a_3 x_0^2 - 8 a_4 x_0^3$$

$$a_0' = a_0 + a_1 x_0 - 2 a_3 x_0^3 - 5 a_4 x_0^4$$

但し、 x_0 は以下の2次方程式の解である。

$$6 a_4 x_0^2 + 3 a_3 x_0 + a_2 = 0$$

この x_0 については解が 2 つ得られるが、曲線の中心に近い方を選ぶことにする。
この結果、 x_0 は “3 1” で、通常補償されている温度範囲の中心付近の、同じデ
ータを 3 次関数に近似した時の変曲点と略等しくなる。さらに、上記と同様に (7)
式で表した時の各次数成分を図示すると図 2 1 のようになり、4 次成分は ± 3
5 p p m 以内となる。このように上記 (6) 式又は (7) 式のように 2 次成分のない
式で表すと、主成分が 3 次及び 1 次成分であり、その 3 次関数の変曲点と略等
しい変曲点を持つごく僅かな高次の成分を付加したものとなり、これに相当する
制御電圧を発生する回路のダイナミックレンジとして非常に有利な構成となる。

図 1 は本発明に係る温度補償水晶発振回路の一実施形態を示すブロック図であ
10 る。

図中、1 は温度変化に対して 1 次関数的にアナログ出力電圧が変化する温度検
出回路であり、この温度検出回路 1 から出力されるアナログ電圧による温度検出
値を入力信号 V_{IN} として近似 n 次関数発生装置 2 に入力して水晶の温度特性を補
償する電圧を発生し、これを電圧制御水晶発振器 (VCXO) 3 に供給する。

15 ここで、近似 n 次関数発生装置 2 は、前述した (5) 式の n 次関数で表される
電圧を発生するものであり、入力信号 V_{IN} が入力され、これに基づいて前述した (5)
式における第 1 項の n 次成分のみを発生する n 次成分発生部 6 n、(5) 式に
おける $n - 2$ 項の 3 次成分のみを発生する 3 次成分発生部 6 B 及び (5) 式にお
ける $n - 1$ 項の 1 次成分のみを発生する 1 次成分発生部 6 A と、 n 次成分発生部
20 6 n、…… 3 次成分発生部 6 B 及び 1 次成分発生部 6 A の出力信号を加算する加
算回路 4 とで構成されている。

この近似 n 次関数発生装置 2 としては、 n を任意の高次数に設定することがで
きるものであるが、具体例としては、図 2 に示すような近似 5 次関数発生装置 2
A 又は図 3 に示すような近似 4 次関数発生装置を適用して温度補償水晶発振回路
25 を構成する。

すなわち、図 2 の温度補償水晶発振回路では、近似 5 次関数発生装置 2 A が前
述した図 1 の構成における加算回路 4、0 次成分発生部 5、1 次成分発生部 6 A
、3 次成分発生部 6 B に加えて、4 次成分発生部 6 C 及び 5 次成分発生部 6 D が
設けられ、1 次成分発生部 6 A、3 次成分発生部 6 B、4 次成分発生部 6 C 及び

5 次成分発生部 6 D の出力信号が加算回路 4 で加算されるように構成されている。

また、図 3 の温度補償水晶発振回路では、近似 4 次関数発生装置 2 B が、図 2 の構成における 5 次成分発生部 6 D を省略した構成とされている。

- 5 そして、図 1 ～図 3 における 3 次成分発生部 6 B、4 次成分発生部 6 C、5 次成分発生部 6 D、…… n 次成分発生部 6 n の夫々は、図 4 に示すように、3、4、5 …… n 次成分のうちの各次数成分のみを発生する n 次成分発生回路 9 と、この n 次成分発生回路 9 の出力が入力される可変利得増幅回路 1 1 と、n 次成分発生回路 9 に後述する定レベル信号 $V_{REFL1} \sim V_{REFH2}$ を供給する定レベル信号発生回路 2 0 とで構成されている。

ここで、奇関数回路の一例として 5 次成分発生回路について説明する。

- 5 次成分発生回路は、図 5 に示すように、正の電源端子 VDD に定電流源 1 3 を介してゲート及びドレインを接続し、ソースを VSS に接地した MOS 型電界効果トランジスタ T_{r0} と、この MOS 型電界効果トランジスタ T_{r0} のゲートに
15 各ゲートを接続した 6 個の MOS 型電界効果トランジスタ $T_{r1} \sim T_{r6}$ とを備えたカレントミラー回路 1 4 と、このカレントミラー回路 1 4 から定電流が供給される第 1 ～第 6 の増幅器を構成する 6 個の差動増幅器 1 5 A ～ 1 5 F と、これらの差動増幅器 1 5 A ～ 1 5 F の出力電流を加算する加算器を構成する同一抵抗値を有する抵抗 1 6 A、1 6 B 及び出力の電流差分を得るための差動増幅器 1 2
20 とから構成されている。各差動増幅器 1 5 A ～ 1 5 F には低レベル信号発生回路 2 0 から異なる定レベルの参照電圧 V_{REFH1} 、 V_{REFH2} 、 V_{REFM} 、 V_{REFL2} 及び V_{REFL1} が供給される。

- ここで、差動増幅器 1 5 A は、カレントミラー回路 1 4 の MOS 型電界効果トランジスタ T_{r1} のドレインに夫々抵抗 R_{A1} 及び R_{A2} を介して直列に接続された MOS 型電界効果トランジスタ T_{rA1} 及び T_{rA2} を有し、トランジスタ T_{rA1} のゲートに入力信号 V_{IN} が供給されると共に、トランジスタ T_{rA2} のゲートに定レベルの参照電圧 V_{REFM} が供給され、トランジスタ T_{rA1} のドレインが加算器を構成する一方の抵抗 1 6 A 及び差動増幅器 1 2 の出力をゲートで受ける MOS 型電界効果トランジスタ 1 7 を介して正の電源端子 VDD に接続され、トラ

ンジスタ T_{rA_2} のドレインが加算器を構成する他方の抵抗 $16B$ を介して正の電源端子 VDD に接続されている。

差動増幅器 $15B$ も同様に、カレントミラー回路 14 の MOS 型電界効果トランジスタ T_{r1} のドレインに夫々抵抗 RB_1 及び RB_2 を介して直列に接続された MOS 型電界効果トランジスタ T_{rB_1} 及び T_{rB_2} を有する。そして、トランジスタ T_{rB_1} のゲートに入力信号 V_{IN} が供給されると共に、トランジスタ T_{rB_2} のゲートに定レベルの参照電圧 V_{REFM} が供給される。しかし、前述した差動増幅器 $15A$ とは逆にトランジスタ T_{rB_1} のドレインが加算器を構成する他方の抵抗 $16B$ を介して正の電源端子 VDD に接続され、トランジスタ T_{rB_2} のドレインが MOS 型電界効果トランジスタ 17 と加算器を構成する一方の抵抗 $16A$ とを介して正の電源端子 VDD に接続されることにより、他の差動増幅器 $15A$ 、 $15C$ 、 $15D$ 、 $15E$ 及び $15F$ とは逆特性に設定されている。

差動増幅器 $15C$ 、 $15D$ 、 $15E$ 及び $15F$ も、差動増幅器 $15A$ と同じ構成であり、夫々定レベル信号発生回路 20 で発生される参照定電圧 V_{REFL1} 、 V_{REFH1} 、 V_{REFL2} 及び V_{REFH2} が入力されている。そして、 MOS 型電界効果トランジスタ T_{rA_1} 、 T_{rB_2} 、 T_{rC_1} 、 T_{rD_1} 、 T_{rE_1} 及び T_{rF_1} は、 MOS 型電界効果トランジスタ 17 を介して加算器を構成する抵抗 $16A$ と接続され、その接続点が演算増幅器 12 の反転入力側に接続されている。

なお、各差動増幅器 $15A \sim 15F$ に供給される参照定電圧 $V_{REFH1} \sim V_{REFL1}$ の大きさは、 $V_{REFH2} > V_{REFH1} > V_{REFM} > V_{REFL1} > V_{REFL2}$ に設定され、差動増幅器 $15B$ にも差動増幅器 $15A$ と同電圧の参照定電圧 V_{REFM} が供給されている。

そして、抵抗 $16A$ 及び $16B$ を流れる正転出力電流 I_{POUT} と各差動増幅器 $15A \sim 15F$ の MOS 型電界効果トランジスタ $T_{rA_1} \sim T_{rF_1}$ 、抵抗 $RA_1 \sim RF_1$ 及び MOS 型電界効果トランジスタ $T_{r1} \sim T_{r6}$ を介して接地 VSS に流れる反転出力電流 I_{NOUT} との差分電流が出力電流 I_{OUT} として 5 次成分発生回路の出力端子 18 から出力される。この出力電流 I_{OUT} が可変利得増幅回路 11 を構成する負帰還に可変抵抗 VR を介挿したオペアンプ OPA の反転入力側に供給され、このオペアンプ OPA の正転入力側に定電圧発生回路 10 で発生される

定電圧 V_{OFF} が供給され、このオペアンプ OPA から下記 (8) 式で表される 1 次成分を含まない 5 次成分のみの出力 V_{5OUT} を得ることができる。

$$V_{5OUT} = B_5 (V_{IN} - V_{OFF})^5 \quad \dots\dots\dots (8)$$

ここで、係数 B_5 は 5 次成分発生回路のゲイン及び可変利得増幅回路の利得によって決定される。

次に、上記 5 次成分発生回路の動作を説明する。

はじめに、5 次成分発生回路の回路動作の説明を簡略化するために、図 6 に示すように 1 つの差動増幅器 15C について説明すると、入力電圧 V_{IN} が参照電圧 V_{REFL1} に対して十分に小さい状態では、MOS 型電界効果トランジスタ T_{r3} を流れる電流は全て MOS 型電界効果トランジスタ T_{rC2} に流れることになる。

このため、カレントミラー回路 14 の定電流値を I_0 とすると、MOS 型電界効果トランジスタ T_{rC2} を流れる電流 $I_{C2} = I_0$ 、MOS 型電界効果トランジスタ T_{rC1} を流れる電流 $I_{C1} = 0$ となる。このため、電流 I_{NOUT} 及び I_{POUT} は図 7 (a) の破線図示及び実線図示のように I_0 及び 0 となる。

この状態から、入力電圧 V_{IN} が増加して、参照定電圧 V_{REFL1} から抵抗 R_{C2} での電圧降下分 $I_0 \cdot R_{C2}$ を減算した V_{CL} を越えると出力電流 I_{C2} が徐々に滑らかに減少し、これと対称的に出力電流 I_{C1} が徐々に滑らかに増加し、入力電圧 V_{IN} が参照定電圧 V_{REFL1} に等しくなると両出力電流 I_{C1} 及び I_{C2} が等しくなる。さらに入力電圧 V_{IN} が上昇すると、出力電流 I_{C2} は減少傾向を維持し、出力電流 I_{C1} は増加傾向を維持し、参照電圧 V_{REFL1} に抵抗 R_{C1} の電圧降下分 $I_0 \cdot R_{C1}$ を加算した V_{CH} 以上となると出力電流 I_{C2} が 0 となり、逆に出力電流 I_{C1} が I_0 となる。

結局、図 7 (b) の出力特性において、抵抗 R_{C1} 及び R_{C2} の抵抗値 R_C とカレントミラー回路 14 の定電流値 I_0 とによってのみ決定されるトランジスタの特性によるものは、 $V_{REFL1} \pm I_0 \cdot R_C$ 付近の滑らかな出力変化のみとなる。

次に、図 5 の 5 次成分発生回路の動作説明を簡略化するため、差動増幅器 15A、15E、15F を除外した回路について考察する。入力電圧 V が参照定電圧 V_{REFL1} より十分に小さい時 ($V_{IN} \ll V_{REFL1}$) には、前述したように差動増幅器 15C においては MOS 型電界効果トランジスタ T_{r3} を流れる電流は全て MO

S型電界効果トランジスタ T_{rC2} を流れ、結果として $I_{C2} = I_0$ 、 $I_{C1} = 0$ となる。同様に差動増幅器 15B、15Dにおいても、 $I_{B2} = I_{D2} = I_0$ 、 $I_{B1} = I_{D1} = 0$ となり、加算された電流 $I_{POUT} = 2I_0$ 及び $I_{NOUT} = I_0$ となる。

そして、入力電圧 V_{IN} が増加すると、これに応じてMOS型電界効果トランジスタ T_{rC1} に電流が流れ始めると共に、MOS型電界効果トランジスタ T_{rC2} に流れる電流が減少し始め、入力電圧 V_{IN} が参照定電圧 V_{REFL1} に達すると、 $I_{C1} = I_{C2} = I_0 / 2$ となり、他の差動増幅器 15B 及び 15D については状態変化が起これないので、結果として、出力電流 I_{NOUT} 及び I_{POUT} は $I_{NOUT} = I_{POUT} = 3I_0 / 2$ となる。さらに、入力電圧 V_{IN} が高くなると、 $I_{C2} = 0$ 、 $I_{C1} = I_0$ となるので、結果として、出力電流 I_{POUT} 及び I_{NOUT} は $I_{POUT} = I_0$ 、 $I_{NOUT} = 2I_0$ となる。

さらに入力電圧 V_{IN} が増加すると、差動増幅器 15B のMOS型電界効果トランジスタ T_{rB1} に電流が流れ始めると共に、MOS型電界効果トランジスタ T_{rB2} の電流が減少し始め、入力電圧 V_{IN} が参照定電圧 V_{REFM} に達すると $I_{B1} = I_{B2} = I_0 / 2$ となり、出力電流 I_{POUT} 及び I_{NOUT} は再び $I_{NOUT} = I_{POUT} = 3I_0 / 2$ となる。

$I_{POUT} = 2I_0$ 、 $I_{NOUT} = I_0$ となった後、さらに出力電圧 V_{IN} が増加すると、差動増幅器 15D のMOS型電界効果トランジスタ T_{rD1} に電流が流れ始めると共に、MOS型電界効果トランジスタ T_{rD2} の電流が減少し始め、入力電圧 V_{IN} が参照定電圧 V_{REFH1} に達すると、出力電流 I_{POUT} 及び I_{NOUT} は再び $I_{POUT} = I_{NOUT} = 3I_0 / 2$ となり、さらに入力電圧 V_{IN} が増加すると、 $I_{POUT} = I_0$ 、 $I_{NOUT} = 2I_0$ となる。

したがって、例えば I_{NOUT} 側について見ると、第3の差動増幅器 15C の出力電流 I_{C1} は図8で一点鎖線図示のように、入力信号 V_{IN} の電圧が第3の差動増幅器 15C の最小値 V_{CL} に達するまでの間は0を維持し、最小値 V_{CL} を越えると増加し始め、参照定電圧 V_{REFL1} に達すると $I_0 / 2$ となり、その後も入力信号 V_{IN} の電圧増加に応じて増加し、最大値 V_{CH} で I_0 に達して飽和する。

また、第2の差動増幅器 15B の出力電流 I_{B2} は、図8で破線図示のように、入力信号 V_{IN} の電圧が、第2の差動増幅器 15B の最小値 V_{BL} (本実施形態におい

ては V_{CH} と等しい値に設定されている)に達するまでは I_0 を維持し、最小値 V_{BL} を越えると減少し始め、参照定電圧 V_{REFM} に達すると $I_0/2$ となり、その後も入力信号 V_{IN} の電圧増加に応じて減少し、最大値 V_{BH} 以上になると0を維持する。

さらに、第5の差動増幅器15Dの出力電流 I_{D1} は、図8で実線図示のように、
5、入力信号 V_{IN} の電圧が第4の差動増幅器15Dの最小値 V_{DL} (本実施形態においては V_{BH} と等しい値に設定されている)に達するまでは0を維持し、最小値 V_{DL} を越えると増加し始め、参照定電圧 V_{REFH1} に達すると $I_0/2$ となり、その後も入力信号 V_{IN} の電圧増加に応じて増加し、最大値 V_{DH} で I_0 に達して飽和する。

この時点では、第1の差動増幅器15Aが加えられていないため、奇関数に負
10の傾きの1次関数を加算した形になっている。

よって、差動増幅器15C及び15Dと同じ構成であり、最小値 V_{AL} 及び最大値 V_{AH} の幅を広く設定した第1の差動増幅器15Aの出力電流を加算することによって、1次関数を相殺することができる。

すなわち、差動増幅器15Aに供給される通電電流値及び抵抗 R_{A1} 、 R_{A2} を
15調整し、1次関数領域の広さや傾きを最適化することで、入出力特性を前述した図8で二点鎖線図示のように最小値 V_{AL} を第3の差動増幅器 V_{CL} と一致させ、且つ最大値 V_{AH} を第4の差動増幅器15Dの最大値 V_{CH} と一致させることにより、1次成分を持たない出力電流を得ることができる。

そしてさらに、差動増幅器15Cと同じ構成の差動増幅器15Eを加える。こ
20れは、5次関数が、参照定電圧 V_{REFM} から非常に離れた入力電圧 V_{IN} の領域において、 V_{IN} に対して大きな傾きを持った出力であるという特徴を有しているので、その特徴を精度良く実現するために加えるものである。

すなわち、入力されている参照定電圧 V_{REFL2} を差動増幅器15Cに入力されている参照定電圧 V_{REFL1} より小さな値に設定することによって、通電電流値を大きくして、抵抗値を大きくすることにより、入力電圧 V_{IN} が最小値 V_{CL} より小さい範囲において入力電圧 V_{IN} に対してより急峻な傾きの出力電流を出すことが可能になる。同様に差動増幅器15Dと同じ構成の差動増幅器15Fに入力されている参照定電圧 V_{REFH2} を差動増幅器15Dに入力されている参照定電圧 V_{REFH1} よりも大きな値に設定することによって、通電電流値を大きくして、抵抗値を大き

くすることにより、入力電圧 V_{IN} が最大値 V_{DH} より大きい範囲において入力電圧 V_{IN} に対してより急峻な傾きの出力電流を出すことが可能になる。

以上のように 5 次成分発生回路の出力電流 I_{OUT} は、差動増幅器 1 5 A の出力は図 9 (c)、差動増幅器 1 5 B、1 5 C、1 5 D の出力加算は図 9 (a)、差動増幅の 1 5 E、1 5 F の出力加算は図 9 (b) のようになり、全体を加算すると、図 9 (d) に示すように滑らかな 5 次関数電流出力 I_{OUT} となる。したがって、図 4 に示すように、正転入力側に定電圧を供給し、且つ 5 次関数電流出力 I_{OUT} を、可変利得増幅回路 1 1 を構成する負帰還に可変抵抗 V_R を介挿したオペアンプ OPA の反転入力側に供給すると、このオペアンプ OPA から反転した 1 次成分を含まない 5 次成分のみの出力 V_{5OUT} を得ることができる。

よって、上記のように 6 つの差動増幅器を用いて、回路定数を適当に設定することで、1 次成分のない、下記 (9) 式のような 5 次関数のみを発生することができる。

$$V_{5OUT} = B_5 (V_{IN} - V_{REFM})^5 \quad \dots\dots\dots (9)$$

また、この回路構成は n 次の奇関数に適用することができ、差動増幅器 1 5 E、1 5 F に入力されている参照定電圧 V_{REFL2} 、 V_{REFH2} の値や、抵抗値 R_{E1} 、 R_{E2} 、 R_{F1} 、 R_{F2} や、通電電流値を適宜設定したり、さらに差動増幅器を複数付け加えて抵抗値や参照定電圧や通電電流値を最適化させたりすることによって、下記 (10) 式のような出力を得ることができる。

$$V_{nOUT} = B_n (V_{IN} - V_{REFM})^n \quad \dots\dots\dots (10)$$

すなわち、一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複数 i 個 (i は 5 以上の整数) の差動増幅器と、前記 i 個の差動増幅器に前記定レベル信号を夫々供給する定レベル信号発生回路とを備え、前記 i 個の差動増幅器のうち第 1、第 2 及び第 3 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定されると共に、前記第 1 及び第 3 の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、前記 i 個の差動増幅器のうち第 4 差動増幅器は、入力される定レベル信号が前

記第 2 の差動増幅器に入力される定レベル信号と同レベルの信号に設定されていると共に、その出力信号が前記第 1 及び第 3 の差動増幅器の出力信号と同極性で且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 2 の差動増幅器のそれより大きく設定され、前記 i 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器以外の $(i - 4)$ 個の差動増幅器の夫々は、入力される定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルより低くなる及び前記第 3 の差動増幅器に入力される定レベル信号のレベルより高くなるの何れかに設定されていると共に、前記 $(i - 4)$ 個の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、前記第 1、第 2、第 3 及び前記 $(i - 4)$ 個の差動増幅器の出力信号を加算したときに k (k は 7 以上の奇数) 次関数成分の出力信号を形成するように構成され、前記第 4 の差動増幅器は前記 n 次関数成分の 1 次成分を相殺するような 1 次成分の出力信号を形成するように構成され、前記 i 個の差動増幅器の出力信号を加算することにより、1 次成分を含まない k 次関数成分を発生させるようにすればよい。

次に、偶関数出力回路の一例として、4 次成分発生回路について説明する。

図 10 は、4 次成分発生回路の一例である。

この 4 次成分発生回路は、正の電源端子 VDD から定電流源 13 を介してゲート及びドレインを接続し、ソースを VSS に接地した MOS 型電界効果トランジスタ $Tr0$ と、この MOS 型電界効果トランジスタ $Tr0$ のゲートに各ゲートを接続した 5 個の MOS 型電界効果トランジスタ $Tr1 \sim Tr5$ とを備えたカレントミラー回路 14 と、このカレントミラー回路 14 から定電流が引かれる定電流源回路を構成する MOS 型電界効果トランジスタ $Tr6$ と、これらの差動増幅器 15A \sim 15D 及び定電流源回路の出力電流を加算する加算器としての同一抵抗値を有する抵抗 16A、16B とからなる。各差動増幅器 15A \sim 15D には定レベル信号発生回路 20 で発生される異なる定レベルの参照電圧 V_{REFH1} 、 V_{REFH2} 、 V_{REFL2} 及び V_{REFL1} が供給される。

ここで、差動増幅器 15A は、カレントミラー回路 14 の MOS 型電界効果トランジスタ $Tr1$ のドレインに夫々抵抗 RA_1 及び RA_2 を介して直列に接続された MOS 型電界効果トランジスタ TrA_1 及び TrA_2 を有する。トランジスタ

Tr A₁ のゲートに入力信号 V_{IN} が供給されると共に、トランジスタ Tr A₂ のゲートに定レベルの参照電圧 V_{REFL1} が供給される。トランジスタ Tr A₁ のドレインが加算器を構成する一方の抵抗 16 B を介して正の電源端子 VDD に接続され、トランジスタ Tr A₂ のドレインが MOS 型電界効果トランジスタ 17 及び加算器を構成する他方の抵抗 16 A を介して正の電源端子 VDD に接続されている。

そして、差動増幅器 15 B、15 C、15 D も構成は等しく、トランジスタ Tr B₂、Tr C₂、Tr D₂ の夫々のゲートに定レベル信号発生回路 20 で発生される参照定電圧 V_{REFH1} 、 V_{REFL2} 、 V_{REFH2} が供給されるものとする。但し、差動増幅器 15 B、15 D は差動増幅器 15 A、15 C と逆特性に設定されているとする。

また、参照定電圧は $V_{REFH2} > V_{REFH1} > V_{REFL1} > V_{REFL2}$ であり、トランジスタ Tr C、Tr D を流れる電流値をトランジスタ Tr A、Tr B より大きい値に設定する。例えば $I_A = I_B = I_0$ 、 $I_C = I_D = 2 I_0$ とする。

差動増幅器単体の振る舞いは、前記 5 次成分発生回路で述べたものと同様であるため、差動増幅器 15 A、15 B による出力 I_{OUT} は図 11 (a) になる。さらに、差動増幅器 15 C、15 D による出力は図 11 (b) のようになる。この出力電流が加算され、図 4 に設けた可変抵抗 VR によって電圧に変換され、入力電圧 V_{IN} に対して 4 次関数の出力を得る。

また、入力電圧 V_{IN} が 4 次関数の変曲点 x_0 、すなわち参照定電圧 V_{REFL1} と V_{REFH1} の中間にあるときの出力電流 I_{OUT} は、 $I_{OUT} = I_{POUT} - I_{NOUT} = 2 I_0 + I_0 + I_0 + 2 I_0 = 6 I_0$ となり、出力の 0 次成分になってしまう。よって、この 0 次成分を相殺するために $6 I_0$ を定電流として引く回路を加える。これは夫々の差動増幅器 15 A ~ 15 D に定電流を供給しているカレントミラー回路 14 から作ることができる。このとき、カレントミラー回路 14 の MOS 型電界効果トランジスタ Tr 1 ~ Tr 5 に、そのゲートに入力電圧 V_{IN} を入力しているもう 1 つの MOS 型電界効果トランジスタ Tr 6 を介して、加算器を構成する他方の抵抗 16 A を接続すると、カレントミラー回路 14 を構成している MOS 型電界効果トランジスタ Tr 1 ~ Tr 5 のソースドレイン電圧が他の MOS 型電界効果トランジスタ Tr 6 のソースドレイン電圧と近くなり、より精度の良い出力を得

ることができる。

この定電流回路からの出力電流は図 1 1 (c) のようになる。これらの電流出力を全て加算すると、図 1 1 (d) のような 4 次関数電流出力 I_{OUT} を得る。この電流出力 I_{OUT} を、図 4 に示したように、正転入力側に定電圧発生回路 1 0 で発生した定電圧 V_{OFF} を供給し、且つ可変利得増幅回路 1 1 を構成する負帰還に可変抵抗 V_R を介挿したオペアンプ OPA の反転入力側に供給すると、このオペアンプ OPA より電流出力を反転した、4 次成分のみの出力 V_{4OUT} を得ることができる。

よって、上記のように 4 つの差動増幅器 1 5 A ~ 1 5 D 及び定電流回路を用いて、回路定数を適宜設定することで、下記 (1 1) 式のような 0 次成分のない、4 次関数のみを発生することができる。

$$V_{4OUT} = B_4 (V_{IN} - V_{REFM})^4 \dots\dots\dots (11)$$

また、この回路構成は m 次の偶関数に適用することができ、差動増幅器 1 5 A ~ 1 5 D に入力されている参照定電圧 V_{REFL1} 、 V_{REFL2} 、 V_{REFH1} 、 V_{REFH2} の値や、抵抗 R_{A1} ~ R_{D2} や、通電電流値を適宜設定したり、さらに差動増幅器を複数付け加えて抵抗値や参照定電圧や通電電流値を最適化させたりすることによって、下記 (1 2) 式のような出力を得ることができる。

$$V_{mOUT} = B_m (V_{IN} - V_{REFM})^m \dots\dots\dots (12)$$

すなわち、一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複数 j 個 (j は 4 以上の整数) の差動増幅器と、一定の出力信号を出力する一定信号出力回路と、前記 j 個の差動増幅器に前記定レベル信号を夫々供給する定レベル信号発生回路とを備え、前記 j 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定されると共に、前記第 1 及び第 2 の差動増幅器と前記第 3 及び第 4 の差動増幅器との出力信号が互いに逆極性に設定され、前記 j 個の差動増幅器の出力信号を加算したときに m (m は 6 以上の偶数) 次関数成分の出力信号を形成するように構成され、前記一定信号出力回路は、前記 m 次関数成分の

0次成分を相殺するような0次成分の出力信号を形成するように構成され、前記
j 個の差動増幅器及び前記一定信号出力回路の出力信号を加算することにより、
0次成分を含まないm次関数成分を発生させるようにすればよい。

次に、補償温度範囲を高低どちらか一方に拡張した時の3次成分発生回路の改
善例を述べる。温度範囲の拡張は温度検出回路1からの出力電圧の範囲が広くな
る、即ち3次成分生成回路の入力電圧の範囲が広がったことに相当する。

これまで知られている、3次成分発生回路は、図12に示すように、正の電源
端子VDDに定電流源13を介してゲート及びドレインを接続し、ソースをVSS
に接地したMOS型電界効果トランジスタTr0と、このMOS型電界効果ト
ランジスタTr0のゲートに各ゲートを接続した4個のMOS型電界効果トラン
ジスタTr1～Tr4とを備えたカレントミラー回路14と、このカレントミラ
ー回路14から定電流が供給される第1～第4の増幅器を構成する4個の差動増
幅器15A～15Dと、これらの差動増幅器15A～15Dの出力電流を加算す
る加算器を構成する同一抵抗値を有する抵抗16A、16Bとから構成されてい
る。各差動増幅器15A～15Dには異なる定レベルの参照電圧VREFH、VREFM
、VREFLが供給される。

ここで、差動増幅器15Aは、カレントミラー回路14のMOS型電界効果ト
ランジスタTr1のドレインに夫々抵抗RA1及びRA2を介して直列に接続さ
れたMOS型電界効果トランジスタTrA1及びTrA2を有する。トランジスタ
TrA1のゲートに入力信号VINが供給されると共に、トランジスタTrA2のゲ
ートに定レベルの参照電圧VREFMが供給される。トランジスタTrA1のドレインが
加算器を構成する一方の抵抗16A及び差動増幅器12の出力をゲートで受ける
MOS型電界効果トランジスタ17を介して正の電源端子VDDに接続され、ト
ランジスタTrA2のドレインが加算器を構成する他方の抵抗16Bを介して正
の電源端子VDDに接続されている。

差動増幅器15Bも同様に、カレントミラー回路14のMOS型電界効果ト
ランジスタTr1のドレインに夫々抵抗RB1及びRB2を介して直列に接続され
たMOS型電界効果トランジスタTrB1及びTrB2を有する。トランジスタTr
B1のゲートに入力信号VINが供給されると共に、トランジスタTrB2のゲ

トに定レベルの参照電圧 V_{REFM} が供給される。しかし、前述した差動増幅器 15 Aとは逆にトランジスタ T_{rB1} のドレインが加算器を構成する他方の抵抗 16 Bを介して正の電源端子 V_{DD} に接続され、トランジスタ T_{rB2} のドレインがMOS型電界効果トランジスタ 17 及び加算器を構成する一方の抵抗 16 Aを介して正の電源端子 V_{DD} に接続されることにより、他の差動増幅器 15 A、15 C及び15 Dとは逆特性に設定されている。

差動増幅器 15 C、15 Dは、差動増幅器 15 Aの構成と等しく、但し、それぞれの有するトランジスタ T_{rC1} 、 T_{rD1} のゲートに入力信号 V_{IN} が供給されると共に、トランジスタ T_{rC2} 、 T_{rD2} のゲートに定レベルの参照電圧 V_{REFL} 、 V_{REFH} が供給される。

差動増幅器 15 Aの出力電流 I_{OUT} は、図 13 (a) に示すようになり、同じく差動増幅器 15 Bの出力電流 I_{OUT} は図 13 (b)、差動増幅器 15 Cの出力電流 I_{OUT} は図 13 (c)、差動増幅器 15 Dの出力電流 I_{OUT} は図 13 (d) となる。全体の出力電流は上記の各出力電流 I_{OUT} が加算されたものであるので、図 13 (e) に示すような結果となる。この出力電流は可変利得増幅回路 11 を構成する負帰還に可変抵抗 V_R を介挿したオペアンプ OPAの反転入力側に供給し、このオペアンプ OPAの正転入力側に定電圧が供給され、1次成分を含まない3次成分のみの下記 (13) 式で表される出力 V_{3OUT} を得ることができる。

$$V_{3OUT} = B_3 (V_{IN} - V_{OFF})^3 \quad \dots\dots\dots (13)$$

ここで、係数 B_3 は3次成分発生回路のゲイン及び可変利得増幅器 11 の利得によって決定される。

しかし、例えば、入力電圧の範囲を高い側にのみ拡張したい場合、上記の3次関数発生回路では、図 13 (e) に示したように、入力電圧 V_{IN} が高いところで3次関数発生回路から大きくずれる。それは差動増幅器 15 Dの出力が飽和するからである。

このため、参照定電圧 V_{REFH} が入力されている差動増幅器 15 Dの出力を補正する必要が生じる。

ここで、参照定電圧 V_{REFH2} を入力する、差動増幅器 15 Eを加える。この改良した3次成分発生回路を図 14 に示す。但し、参照定電圧 $V_{REFH2} > V_{REFH}$ に設定

されている。また、差動増幅器 15 C, 15 D, 15 E の通電電流 I_{C0} , I_{D0} , I_{E0} は $I_{C0} = I_{D0} + I_{E0}$ となるように設定すると、0 次成分を相殺できる。

5 先ず、差動増幅器 15 A、15 B 及び 15 C は同じ構成なので、出力はそれぞれ図 15 (a)、図 15 (b) 及び図 15 (c) のようになる。そして、差動増幅器 15 D の出力は図 15 (d) の実線のようになり、差動増幅器 15 E の出力は図 15 (d) のようになる。差動増幅器 15 D の出力が飽和する付近で、差動増幅器 15 E の出力電流を加算すると、補正入力電圧 V_{IN} が高いところで 3 次関数発生回路から大きくずれることの補正が可能となり、全て加算した出力結果は、図 15 (e) のようになる。

10 よって、それぞれの増幅器の抵抗値 R_{D1} 、 R_{D2} 及び R_{F1} 、 R_{F2} や、参照電圧 V_{REFH} 、 V_{REFH2} を適宜設定することにより、入力電圧 V_{IN} の範囲を高い方にのみ広げた時によりよい 3 次関数を得る 3 次成分発生回路を構成することができる。

また、1次成分発生部6Aは、図16に示すように、入力信号 V_{IN} が入力される
15 入力端子 t_{IN} と参照定電圧入力端子 t_R との間に接続された可変抵抗 V_R と、この
可変抵抗 V_R の摺動子が正転入力側に、参照定電圧入力端子 t_R が抵抗 R_1 を介し
て反転入力側に夫々供給され、且つ出力信号が抵抗 R_2 を介して反転入力側に帰還
される正転増幅器とで構成され、参照定電圧入力端子 t_R に前記3次成分発生回路
の参照定電圧 V_{REFM} が供給されている。

20 この１次成分発生部 6 Aによると、入力信号 V_{IN} が正転増幅器 20 で増幅される
ことになり、この正転増幅器 20 の出力電圧 V_{BOUT} は次式で表すことができる
。

$$V_{BOUT} = B_1 (V_{IN} - V_{REFM}) \dots\dots\dots (14)$$

ここで、係数変数B 1 は可変抵抗VRの設定値及び正転増幅器20の利得によ
25 って決定される。

前述した図 1 に戻って、この図 1 は、本発明の温度補償水晶発振回路の一例を表している。この中で使用される水晶振動子は、温度に対して、図 17 のような発振周波数の温度特性を有する。この特性は一般的に、下記 (15) 式のような多項式によって表すことができる。

$$Y = a_n (t - t_0)^n + a_{n-1} (t - t_0)^{n-1} + \dots + a_3 (t - t_0)^3 + a_1 (t - t_0) + a_0 \quad \dots \dots \dots (15)$$

この特性は、水晶振動子及び電圧制御水晶発振回路の特性に依存する。また、
 現在広く適用されている電圧制御水晶発振回路の電圧一周波数特性は1次関数で
 5 近似できるので、水晶振動子の温度に対する周波数特性は、温度に対する電圧特
 性で実現できる。したがって、図1の実施形態において、(15)式における右辺
 の項に相当する電圧を温度検出回路1の温度検出信号に基づいて、近似n次関数
 発生装置2で発生させ、各次数の係数 $a_0 \sim a_n$ の固体間バラツキを夫々のn次成
 分発生部における可変利得増幅回路11により利得調整を行い、微調整をし、微
 10 調整後の各電圧を加算回路で加算し、水晶振動子の温度に対する周波数特性に対
 応した電圧制御水晶発振回路の制御電圧を得ることができ、この制御電圧を電圧
 制御水晶発振回路3に供給することにより、これに含まれる水晶振動子の温度依
 存性を正確に補償することができる。

具体的には図1における近似n次関数発生装置2と、電圧制御水晶発振器(V
 15 CXO)3とを切り離した状態で恒温槽に格納し、この恒温槽の温度を、温度補
 償を行いたい範囲内の任意の温度 t_1 に設定する。恒温槽の温度が設定温度 t_1 に
 安定した状態で、電圧制御水晶発振器3の入力電圧 V_{CIN} を変化させて出力信号の
 周波数が予め設定された周波数に一致する周波数となる入力電圧 $V_{CIN}(t_1)$ を測定
 すると共に、近似n次成分発生装置2の出力電圧 $V_{COUTn}(t_1)$ を各次数ごと個別に
 20 測定する。すなわち、他の次数成分の利得が零となるように設定し、1つの成分
 のみの出力が得られる状態にして厳密に測定する。よって、近似n次関数発生装
 置2の出力電圧として、n次～3次及び1次と0次のデータをとることになる。

以上の測定処理を恒温槽の設定温度を順次異なる温度にしながら複数回以上繰
 り返すことにより、各設定温度($t_1 \sim t_m$)での電圧制御水晶発振器3の入力電
 25 圧 $V_{CIN}(t_1) \sim V_{CIN}(t_m)$ を測定すると共に、近似n次関数発生装置2の出力電圧
 $V_{COUT1}(t_1) \sim V_{COUTm}(t_m)$ を測定する。

次いで、近似n次関数発生装置2の出力電圧 $V_{COUTn}(t_1) \sim V_{COUTn}(t_m)$ から夫
 々0次成分 $V_{COUT0}(t_1) \sim V_{COUT0}(t_m)$ を差し引いたものを下記(16)式のよう
 に温度の関数に近似する。何故ならば、近似n次関数発生装置2の出力電圧VC

OUT_nには、0次成分発生部で発生される0次成分V_{COUT0}が含まれてしまうので、この0次成分（オフセット）を引くことで、より正しいn次成分V_{COUT_n}が得られ、より高精度の調整が可能になる。この時、近似する関数には制約がなく、データに合わせて任意に決定することができる。また、各次数のデータを個別にと

5 ることで、調整のための情報が増え高精度の調整が可能になる。

$$V_{COUTn}'(t) \equiv V_{COUTn}(t) - V_{COUT0}(t) \quad \dots\dots\dots (16)$$

この後、各々の温度で、下記（17）式に示す関数V_{COUT}(t)が、測定した入力電圧V_{CIN}(t₁)～V_{CIN}(t_m)と一致するように係数α_n～α₀及びΔtを調整することにより、温度補償を行う。

$$10 \quad V_{COUT}(t) = \alpha_n V_{COUTn}'(t + \Delta t) + \dots\dots\dots$$

$$+ \alpha_3 V_{COUT3}'(t + \Delta t) + \alpha_1 V_{COUT1}'(t + \Delta t)$$

$$+ V_{COUT0}'(t + \Delta t) + \alpha_0 \dots\dots (17)$$

具体的には、n次成分発生部に設けた可変利得増幅回路11により係数α_nを得るような利得調整を行い、0次成分は加算回路のところで係数α₀を得るような定

15 電圧値を加算することで調整する。補正值Δtに関しては、温度検出回路1のオフセットを調節することで調整する。

制御水晶発振器3の入力電圧V_{CIN}及び温度補償回路出力電圧即ち近似n次関数発生装置2の各次数の出力電圧V_{COUT_n}～V_{COUT0}を夫々測定し、これらの測定結果に基づいて近似n次関数発生装置2を調整することにより、一度の温度ス

20 イープ作業により、高精度の温度補償を行うことができる。

以上から分かるように、前述した（5）式のような記述を用いると、その関数の出力電圧を発生する近似n次関数発生装置を実現しやすく、例えば水晶発振器の温度補償回路として用いる場合にも上記の構成は調整が容易である。また、夫々の次数成分発生装置は、奇関数、偶関数共に、上記の構成にて精度良く設計す

25 ることが可能である。また、上記の調整方法を用いることで、これまでに知られている近似3次関数発生装置ばかりか、n ≥ 4における近似n次関数発生装置2においてもより精度良く調整することができる。

同様に、図2に示す近似5次関数発生装置2Aを適用した温度補償水晶発振回路でも上記と同様の調整方法を行うことで、近似5次関数に特化した温度補償水

晶発振回路で高精度の温度補償を行うことができる。

さらに、図 3 に示す近似 4 次関数発生装置 2 B を適用した温度補償水晶発振回路でも上記と同様の調整方法を行うことで、近似 4 次関数に特化した温度補償水晶発振回路で高精度の温度補償を行うことができる。

- 5 なお、上記各実施形態においては、近似 n 次関数発生回路で、MOS 型電界効果トランジスタを用いた場合について説明したが、これに限定されるものではなく、バイポーラトランジスタ等の他の能動素子を適用してもよい。

また、上記各実施形態においては、グランド基準である場合について説明したが、これに限定されるものではなく、VDD 基準とすることも可能である。

- 10 さらに、各次数成分発生回路からの出力を電流出力とした場合について説明したが、これに限定されるものではなく、電圧出力とすることももちろん可能である。

産業上の利用の可能性

- 15 上記 n 次関数発生装置を採用することにより、高精度の n 次関数を発生させることができ、この n 次関数発生装置を温度補償水晶発振回路に適用することにより、高精度の温度補償を行うことができる。

- また、上記温度補償調整方法を採用することにより、高精度の温度補償が可能となると共に、各次数を個別に測定することにより、詳しく正確なデータの取得
20 が可能となり、実際のデータを基にすることで、各次数成分以外のエラーなども考慮して、より最適な係数の算出が可能となり、さらに一度の温度スweepによってこれまで知られている近似 3 次関数発生部ばかりか、 $n \geq 4$ における近似 n 次関数発生部においても、温度補償の調整を精度よく行うことができる。

請求の範囲

1. 一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッタ機能を有する複数 i 個 (i は 5 以上の整数) の差動増幅器と、
- 5 前記 i 個の差動増幅器に前記定レベル信号を夫々供給する定レベル信号発生回路とを備え、
- 前記 i 個の差動増幅器のうち第 1、第 2 及び第 3 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定されると共に、前記第 1 及び第 3 の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、
- 10 前記 i 個の差動増幅器のうち第 4 差動増幅器は、入力される定レベル信号が前記第 2 の差動増幅器に入力される定レベル信号と同レベルの信号に設定されていると共に、その出力信号が前記第 1 及び第 3 の差動増幅器の出力信号と同極性で
- 15 且つ前記最大値となる入力信号と前記最小値となる入力信号との幅が前記第 2 の差動増幅器のそれより大きく設定され、
- 前記 i 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器以外の ($i - 4$) 個の差動増幅器の夫々は、入力される定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルより低くなる及び前記第 3 の差動増幅器
- 20 に入力される定レベル信号のレベルより高くなるの何れかに設定されていると共に、前記 ($i - 4$) 個の差動増幅器と前記第 2 の差動増幅器との出力信号が互いに逆極性に設定され、
- 前記第 1、第 2、第 3 及び前記 ($i - 4$) 個の差動増幅器の出力信号を加算したときに k (k は 3 以上の奇数) 次関数成分の出力信号を形成するように構成され、
- 25 前記第 4 の差動増幅器は前記 n 次関数成分の 1 次成分を相殺するような 1 次成分の出力信号を形成するように構成され、
- 前記 i 個の差動増幅器の出力信号を加算することにより、1 次成分を含まない k 次関数成分を発生させることを特徴とする k 次成分発生回路。

2. $i = 5$ 且つ $k = 3$ に設定されていることを特徴とする請求項 1 に記載の 3 次成分発生回路。

3. 第 5 の差動増幅器は、入力される定レベル信号が前記第 1 の差動増幅器に
5 入力される定レベル信号のレベルより低くなるように設定され且つ前記最大値と
なる入力信号と前記最小値となる入力信号との幅が前記第 1 の差動増幅器のそれ
より小さく設定されていることを特徴とする請求項 2 に記載の 3 次成分発生回路
。

4. 第 5 の差動増幅器は、入力される定レベル信号が前記第 3 の差動増幅器に
10 入力される定レベル信号のレベルより高くなるように設定され且つ前記最大値と
なる入力信号と前記最小値となる入力信号との幅が前記第 3 の差動増幅器のそれ
より小さく設定されていることを特徴とする請求項 2 に記載の 3 次成分発生回路
。

5. $i = 6$ 及び $k = 5$ に設定されていることを特徴とする請求項 1 に記載の 5 次成分発生回路。

15 6. 第 5 の差動増幅器は、入力される定レベル信号が前記第 1 の差動増幅器に
入力される定レベル信号のレベルより低くなるように設定され且つ前記最大値と
なる入力信号と前記最小値となる入力信号との幅が前記第 1 の差動増幅器のそれ
より小さく設定され、

20 第 6 の差動増幅器は、入力される定レベル信号が前記第 3 の差動増幅器に
入力される定レベル信号のレベルより高くなるように設定され且つ前記最大値となる
入力信号と前記最小値となる入力信号との幅が前記第 3 の差動増幅器のそれより
小さく設定されていることを特徴とする請求項 5 に記載の 5 次成分発生回路。

7. 一方の入力端子に共通の 1 次の入力信号が入力され、他方の入力端子に所
25 定レベルの定レベル信号が入力され、前記 1 次の入力信号に対して反転又は非反
転信号を出力すると共に、出力信号を所定の最大値及び最小値で制限するリミッ
タ機能を有する複数 j 個 (j は 4 以上の整数) の差動増幅器と、

一定の出力信号を出力する一定信号出力回路と、

前記 j 個の差動増幅器に前記定レベル信号を夫々供給する定レベル信号発生回
路とを備え、

前記 j 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器は、入力される定レベル信号が順にレベルが高くなるように設定されると共に、前記第 1 及び第 2 の差動増幅器と前記第 3 及び第 4 の差動増幅器との出力信号が互いに逆極性に設定され、

- 5 前記 j 個の差動増幅器の出力信号を加算したときに m (m は 4 以上の偶数) 次関数成分の出力信号を形成するように構成され、

前記一定信号出力回路は、前記 m 次関数成分の 0 次成分を相殺するような 0 次成分の出力信号を形成するように構成され、

- 10 前記 j 個の差動増幅器及び前記一定信号出力回路の出力信号を加算することにより、0 次成分を含まない m 次関数成分を発生させることを特徴とする m 次成分発生回路。

8. j が 6 以上の偶数であって、 j 個の差動増幅器のうち第 1、第 2、第 3 及び第 4 の差動増幅器以外の ($j - 4$) の差動増幅器の夫々は、入力される定レベル信号が前記第 1 の差動増幅器に入力される定レベル信号のレベルより低くなる
15 及び前記第 4 の差動増幅器に入力される定レベル信号のレベルより高くなるの何れかに設定されていることを特徴とする請求項 7 に記載の m 次成分発生回路。

9. $j = 4$ 且つ $m = 4$ に設定されていることを特徴とする請求項 7 に記載の 4 次成分発生回路。

10. 一定の信号が入力されて定数成分を発生する 0 次成分発生部と、

- 20 1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、

前記 1 次の入力信号が入力される k (k は 3 以上の奇数) 次成分発生回路及び該 k 次成分発生回路の出力信号が入力される第 1 の可変利得増幅回路を有する少なくとも 1 つ以上の k 次成分発生部と、

- 25 前記 1 次の入力信号が入力される m (m は 4 以上の偶数) 次成分発生回路及び該 m 次成分発生回路の出力信号が入力される第 2 の可変利得増幅回路を有する少なくとも 1 つ以上の m 次成分発生部と、

前記 0 次成分発生部、前記 1 次成分発生部、前記 k 次成分発生部及び前記 m 次成分発生部の出力信号を加算する加算回路とを備え、近似 n (n は 4 以上の整数) 次関数を発生することを特徴とする近似 n 次関数発生装置。

- 1 1. 一定の信号が入力されて定数成分を発生する 0 次成分発生部と、
1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 1 に記載の k (k は 3 以上の奇数)
次成分発生回路及び該 k 次成分発生回路の出力信号が入力される第 1 の可変利
5 得増幅回路を有する少なくとも 1 つ以上の k 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 7 に記載の m (m は 4 以上の偶数)
次成分発生回路及び該 m 次成分発生回路の出力信号が入力される第 2 の可変利
得増幅回路を有する少なくとも 1 つ以上の m 次成分発生部と、
前記 0 次成分発生部、前記 1 次成分発生部、前記 k 次成分発生部及び前記 m 次
10 成分発生部の出力信号を加算する加算回路とを備え、近似 n (n は 4 以上の整数)
次関数を発生することを特徴とする近似 n 次関数発生装置。
1 2. 一定の入力信号が入力されて定数成分を発生する 0 次成分発生部と、
1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 2 乃至請求項 4 の何れかに記載の
15 3 次成分発生回路及び該 3 次成分発生回路の出力信号が入力される第 1 の可変利
得増幅回路を有する 3 次成分発生部と、
前記 0 次成分発生部、前記 1 次成分発生部及び前記 3 次成分発生部の出力信号
を加算する加算回路とを備えていることを特徴とする近似 3 次関数発生装置。
1 3. 一定の入力信号が入力されて定数成分を発生する 0 次成分発生部と、
20 1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 2 乃至請求項 4 の何れかに記載の
3 次成分発生回路及び該 3 次成分発生回路の出力信号が入力される第 1 の可変利
得増幅回路を有する 3 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 9 に記載の 4 次成分発生回路及び
25 該 4 次成分発生回路の出力信号が入力される第 2 の可変利得増幅回路を有する 4
次成分発生部と、
前記 4 次成分発生部、前記 3 次成分発生部、前記 1 次成分発生部及び前記 0 次
成分発生部の出力信号を加算する加算回路とを備えていることを特徴とする近似
4 次関数発生装置。

- 1 4. 一定の入力信号が入力されて定数成分を発生する 0 次成分発生部と、
1 次の入力信号が入力されて 1 次成分を発生する 1 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 2 乃至請求項 4 の何れかに記載の
3 次成分発生回路及び該 3 次成分発生回路の出力信号が入力される第 1 の可変利
5 得増幅回路を有する 3 次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 9 に記載の 4 次成分発生回路及び
該 4 次成分発生回路の出力信号が入力される第 2 の可変利得増幅回路を有する 4
次成分発生部と、
前記 1 次の入力信号が入力される上記請求項 5 又は請求項 6 に記載の 5 次成分
10 発生回路及び該 5 次成分発生回路の出力信号が入力される第 3 の可変利得増幅回
路を有する 5 次成分発生部と、
前記 5 次成分発生部、前記 4 次成分発生部、前記 3 次成分発生部、前記 1 次成
分発生部及び前記 0 次成分発生部の出力信号を加算する加算回路とを備えている
ことを特徴とする近似 5 次関数発生装置。
- 15 1 5. 1 次の入力信号が入力され、 n 次多項式により表される n 次関数に比例
する n 次の出力信号を出力し、前記 n 次多項式は 2 次の項を含まないことを特徴
とする近似 n 次関数発生装置。
- 1 6. 温度検出回路と、該温度検出回路の検出信号が入力される上記請求項 1
5 に記載の近似 n 次関数発生装置とを備えたことを特徴とする温度関数発生回路
20 。
- 1 7. 上記請求項 1 6 に記載の温度関数発生回路と、該温度関数発生回路で発
生される近似 n 次関数が入力される水晶発振回路とを備えたことを特徴とする温
度補償水晶発振回路。
- 1 8. 温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 1
25 0 又は 1 1 に記載の近似 n 次関数発生装置とを備えたことを特徴とする温度関数
発生回路。
- 1 9. 上記請求項 1 8 に記載の温度関数発生回路と、該温度関数発生回路で発
生される近似 n 次関数が入力される水晶発振回路とを備えたことを特徴とする温
度補償水晶発振回路。

20. 温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 1
2 に記載の近似 3 次関数発生装置とを備えたことを特徴とする温度関数発生回路
。
21. 上記請求項 20 に記載の温度関数発生回路と、該温度関数発生回路で発
5 生される近似 3 次関数が入力される水晶発振回路とを備えたことを特徴とする温
度補償水晶発振回路。
22. 温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 1
3 に記載の近似 4 次関数発生装置とを備えたことを特徴とする温度関数発生回路
。
- 10 23. 上記請求項 22 に記載の温度関数発生回路と、該温度関数発生回路で発
生される近似 4 次関数が入力される水晶発振回路とを備えたことを特徴とする温
度補償水晶発振回路。
24. 温度検出回路と、該温度検出回路の検出信号が入力される前記請求項 1
4 に記載の近似 5 次関数発生装置とを備えたことを特徴とする温度関数発生回路
15 。
25. 上記請求項 24 に記載の温度関数発生回路と、該温度関数発生回路で発
生される近似 5 次関数が入力される水晶発振回路とを備えたことを特徴とする温
度補償水晶発振回路。
26. 温度検出回路及び近似 n (n は 3 以上の整数) 次関数発生装置を備え
20 る温度補償回路と、電圧制御水晶発振回路とから構成される温度補償水晶発振回
路において、前記温度補償水晶発振回路の温度補償調整を行う際に、
所定の温度雰囲気内で、前記温度補償回路の出力電圧 $V_{C_{OUT}}$ の n 次成分 $V_{C_{OUTn}}$
乃至 0 次成分 $V_{C_{OUT0}}$ を測定すると共に、
前記電圧制御水晶発振回路から出力される発振周波数が予め設定された選定周波
25 数に一致する入力電圧 $V_{C_{IN}}$ を所望の温度補償範囲内における複数の温度で測定
し、
測定した各温度の出力電圧 $V_{C_{OUT}}$ の n 次成分 $V_{C_{OUTn}}$ を温度 T の関数として、 $V_{C_{OUTn}}'(T) = V_{C_{OUTn}}(T) - V_{C_{OUT0}}(T)$
で近似し、前記出力電圧 $V_{C_{OUT}}$ を温度 T の関数として、

$$\begin{aligned}
 VC_{OUT}(T) = & \alpha_n VC_{OUTn}'(T + \Delta T) + \dots \\
 & + \alpha_3 VC_{OUT3}'(T + \Delta T) + \alpha_1 VC_{OUT1}'(T + \Delta T) \\
 & + VC_{OUT0}'(T + \Delta T) + \alpha_0
 \end{aligned}$$

で表記し、

- 5 前記測定された各温度の入力電圧 VC_{IN} と前記出力電圧 VC_{OUT} とが夫々の温度において一致するように、前記温度補償回路の係数 $\alpha_n \sim \alpha_3$ 、 α_1 、 α_0 及び ΔT を調整するようにしたことを特徴とする温度補償調整方法。

図 1

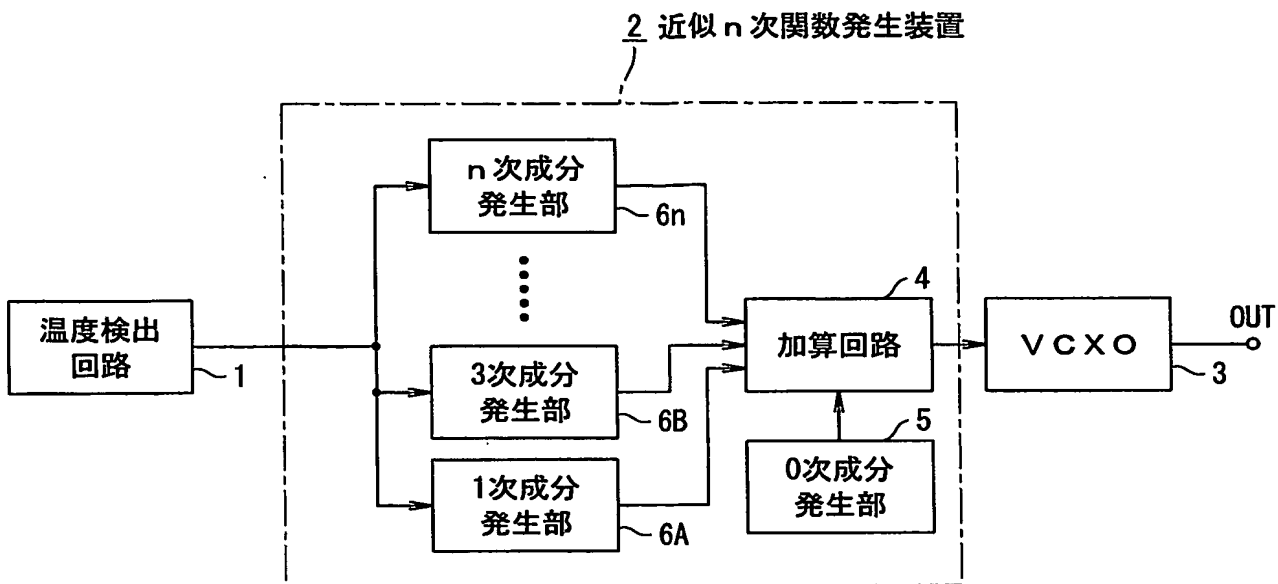


図 2

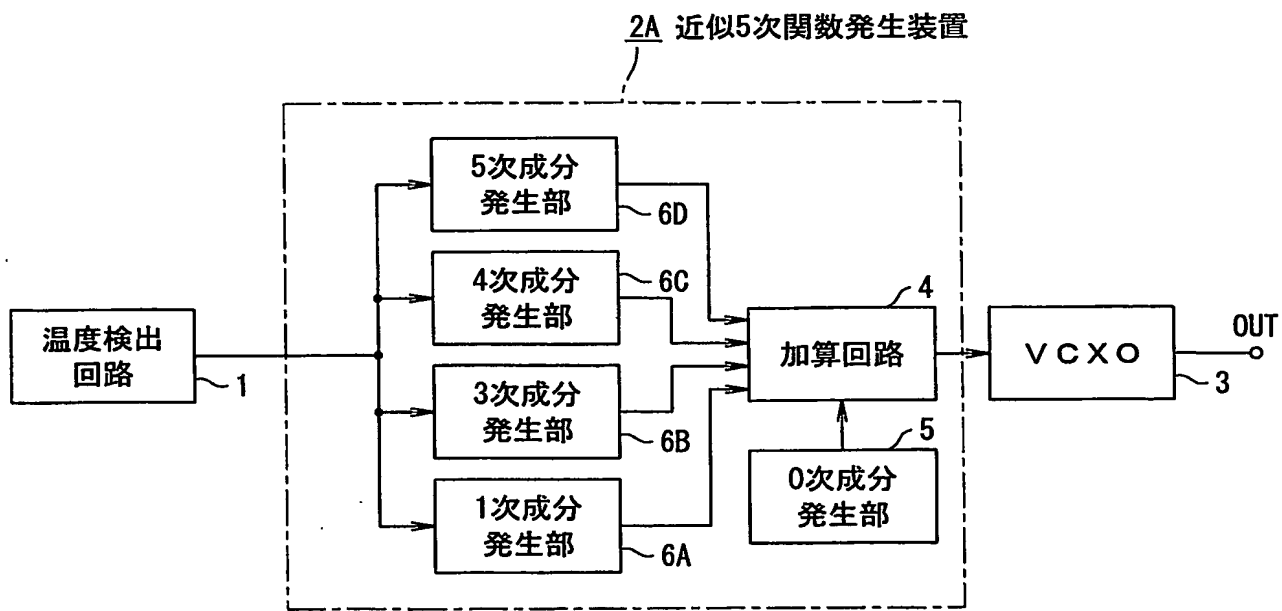


図 3

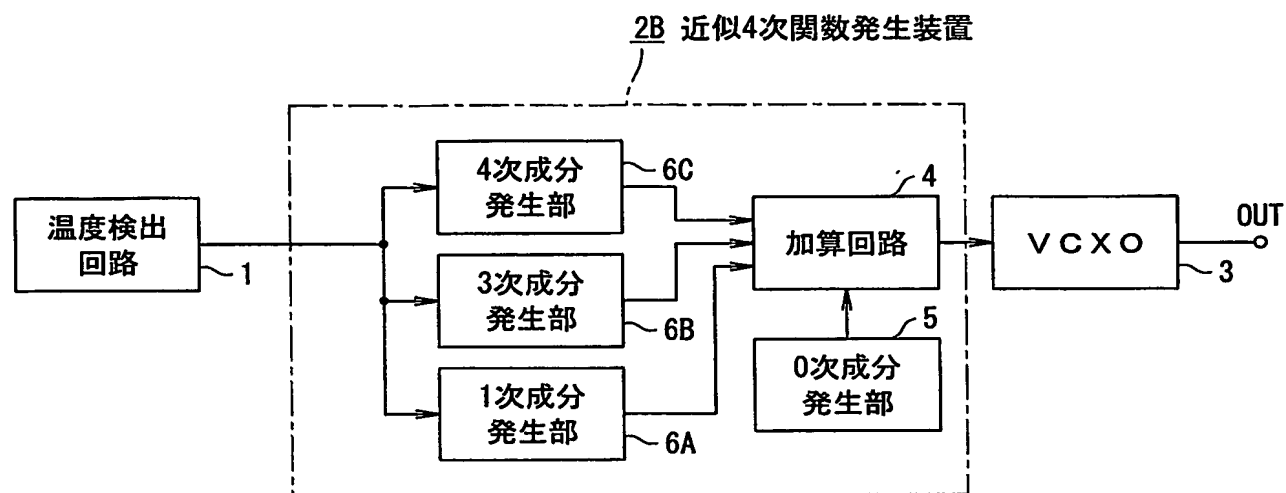


図 4

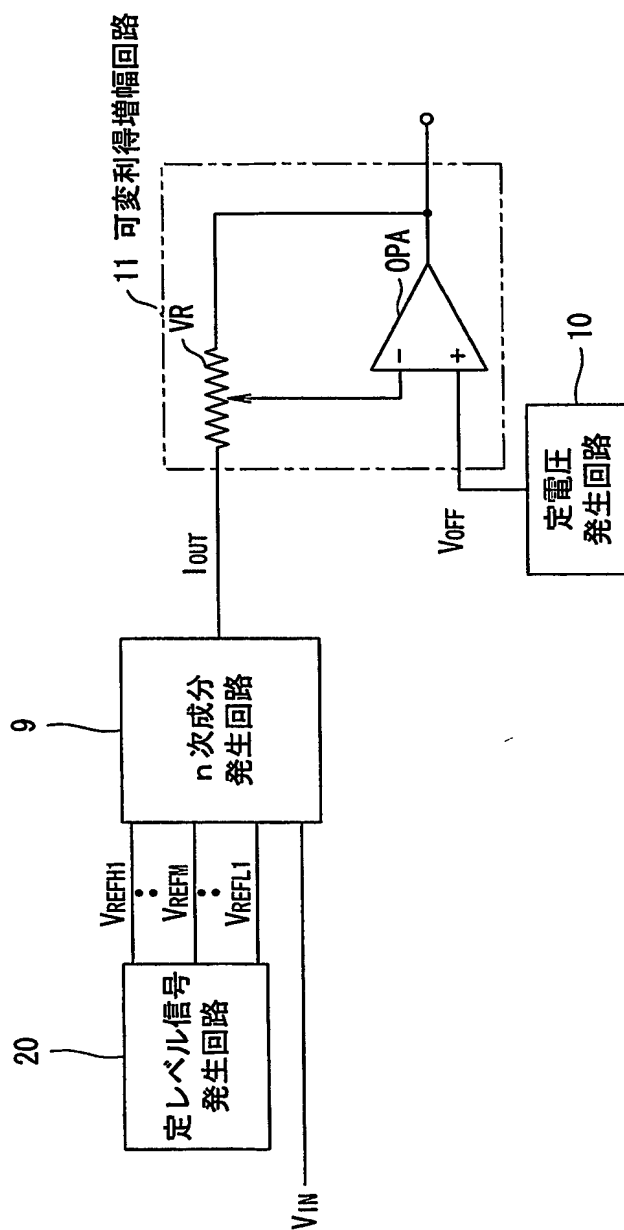


图 5

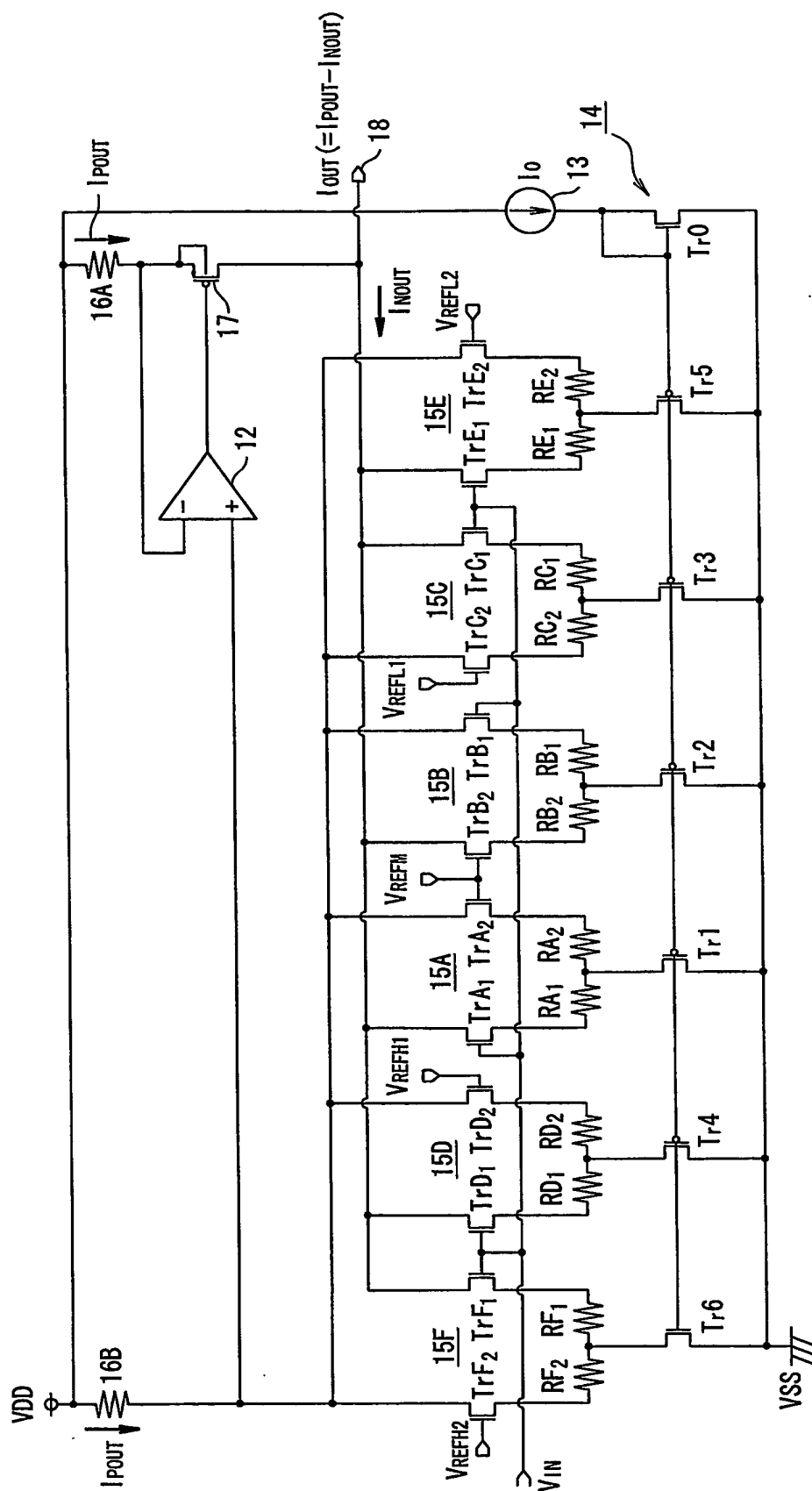


図 6

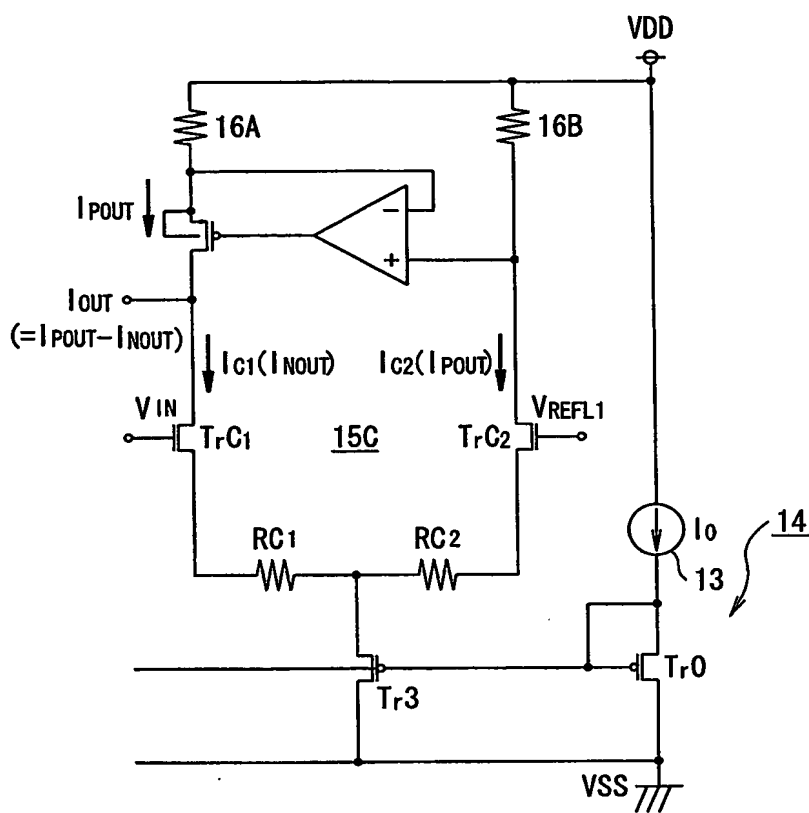
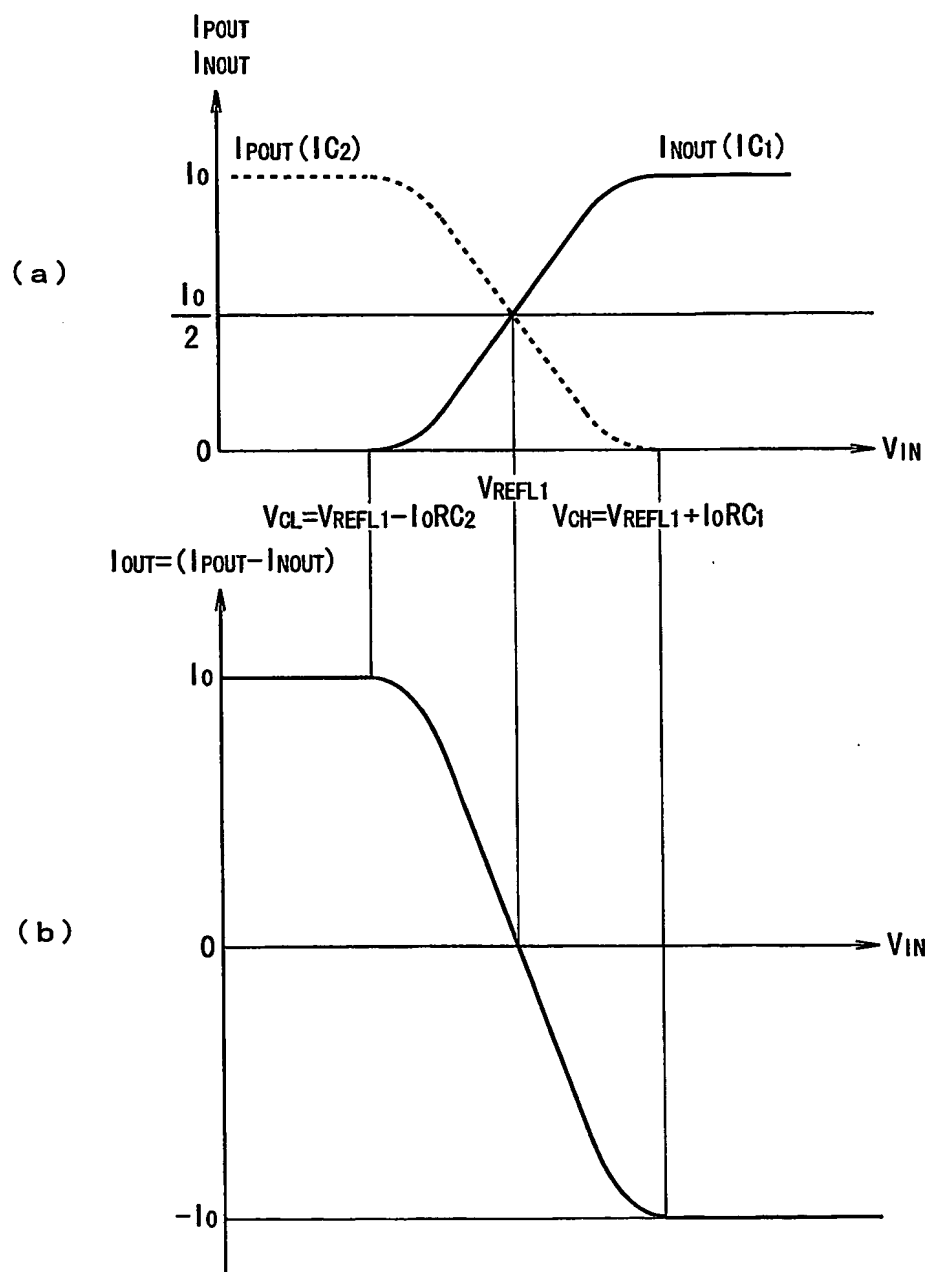


図 7



8

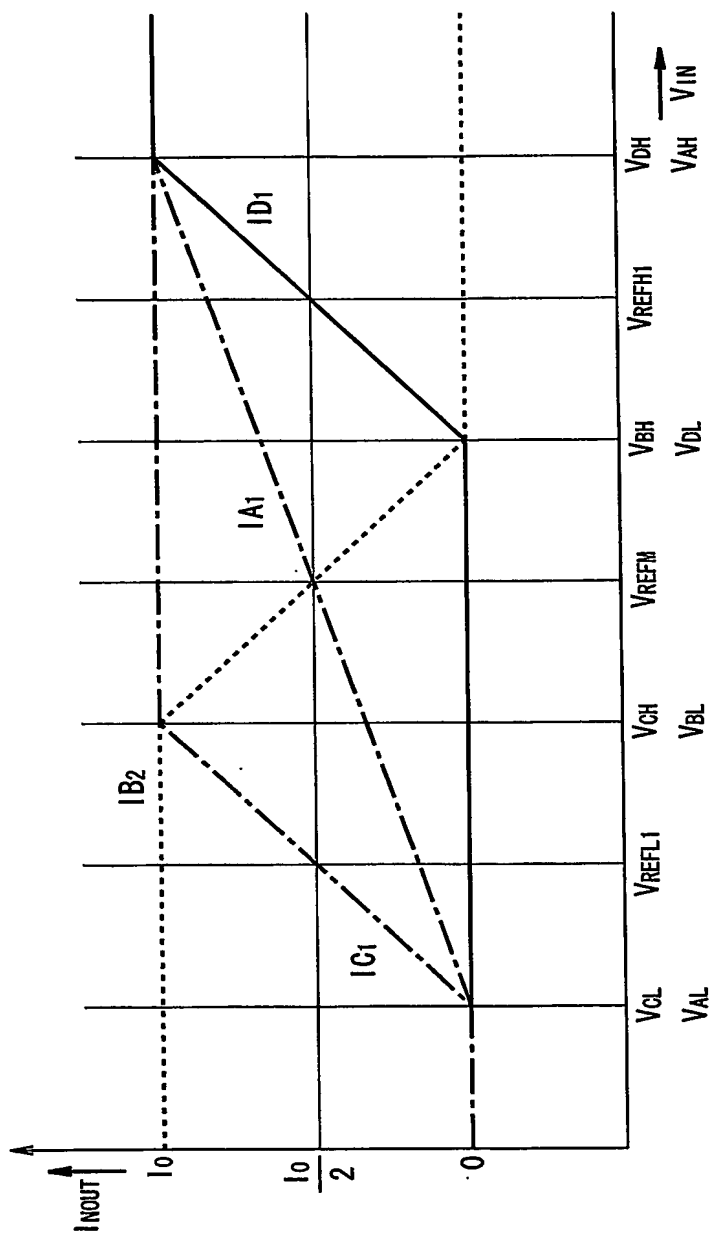


図 9

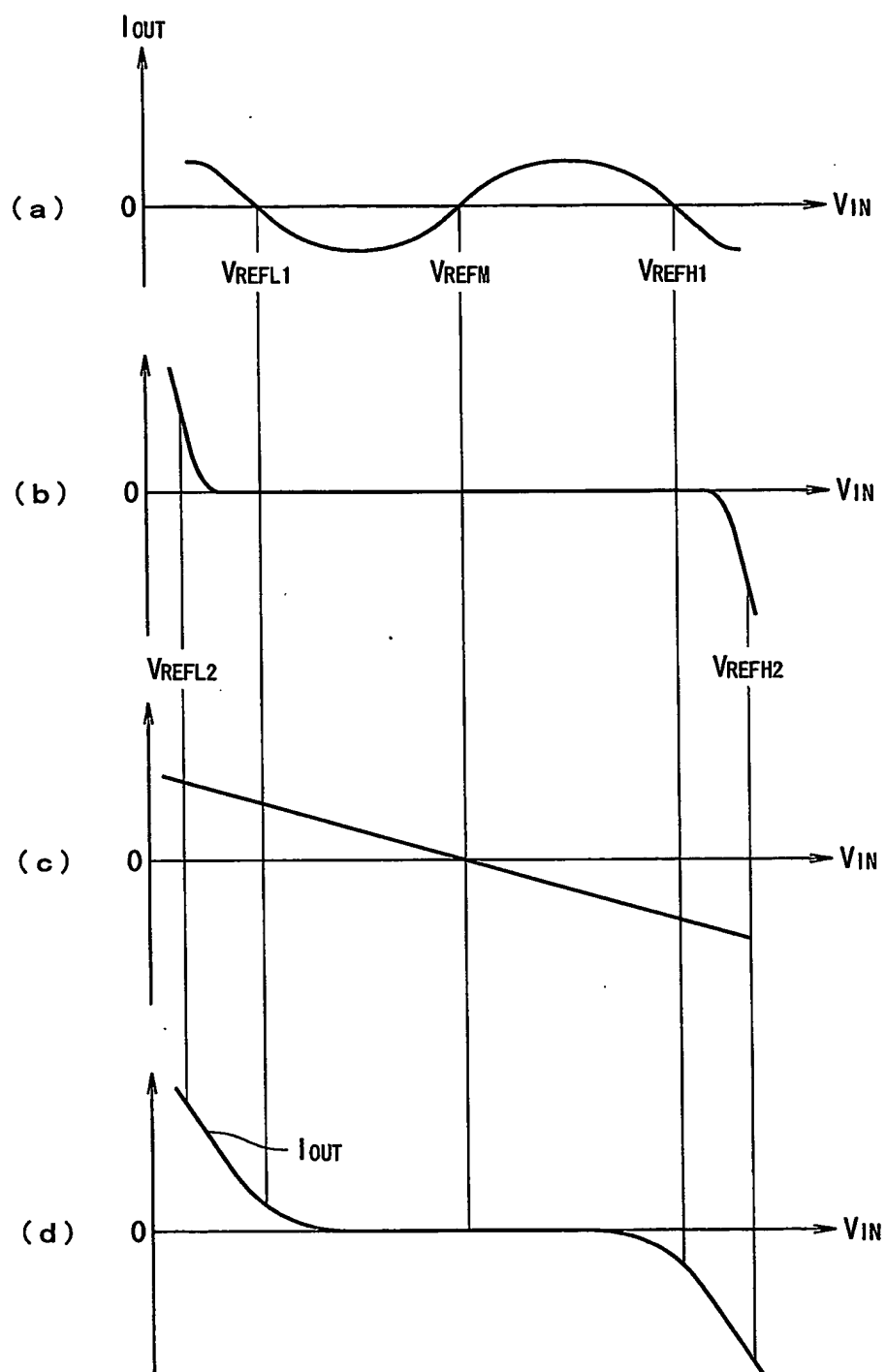


图 10

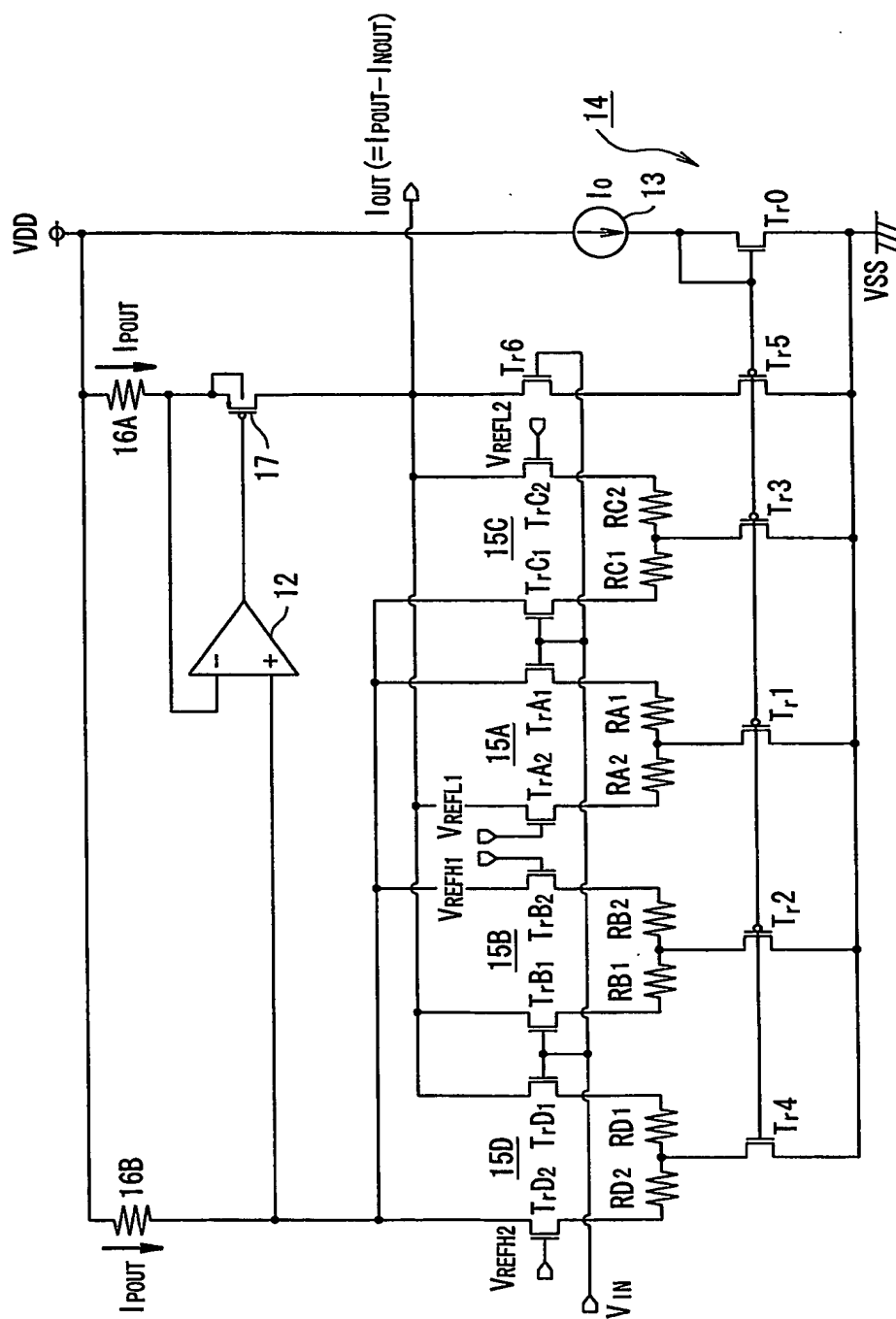


図 1 1

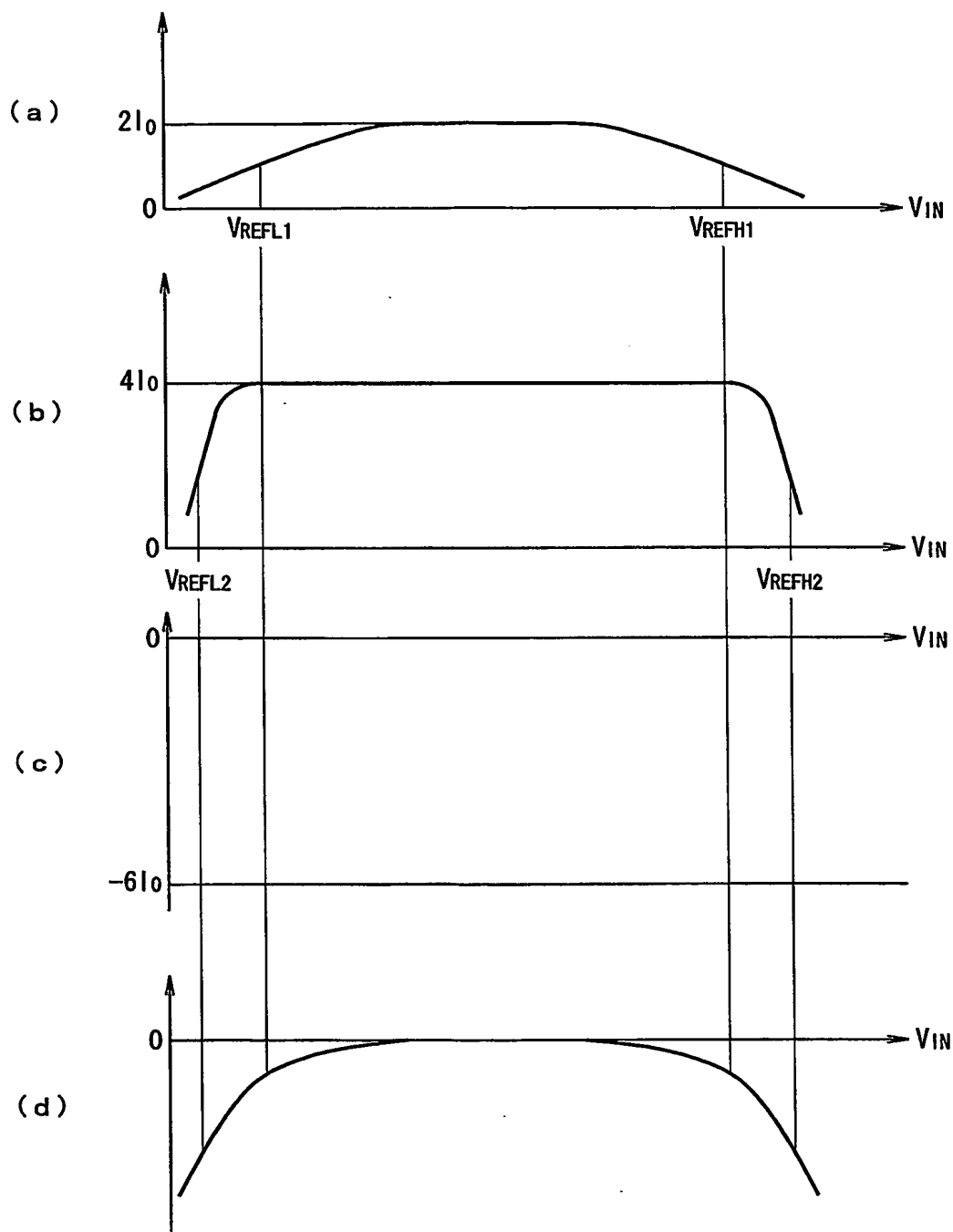


図 1 2

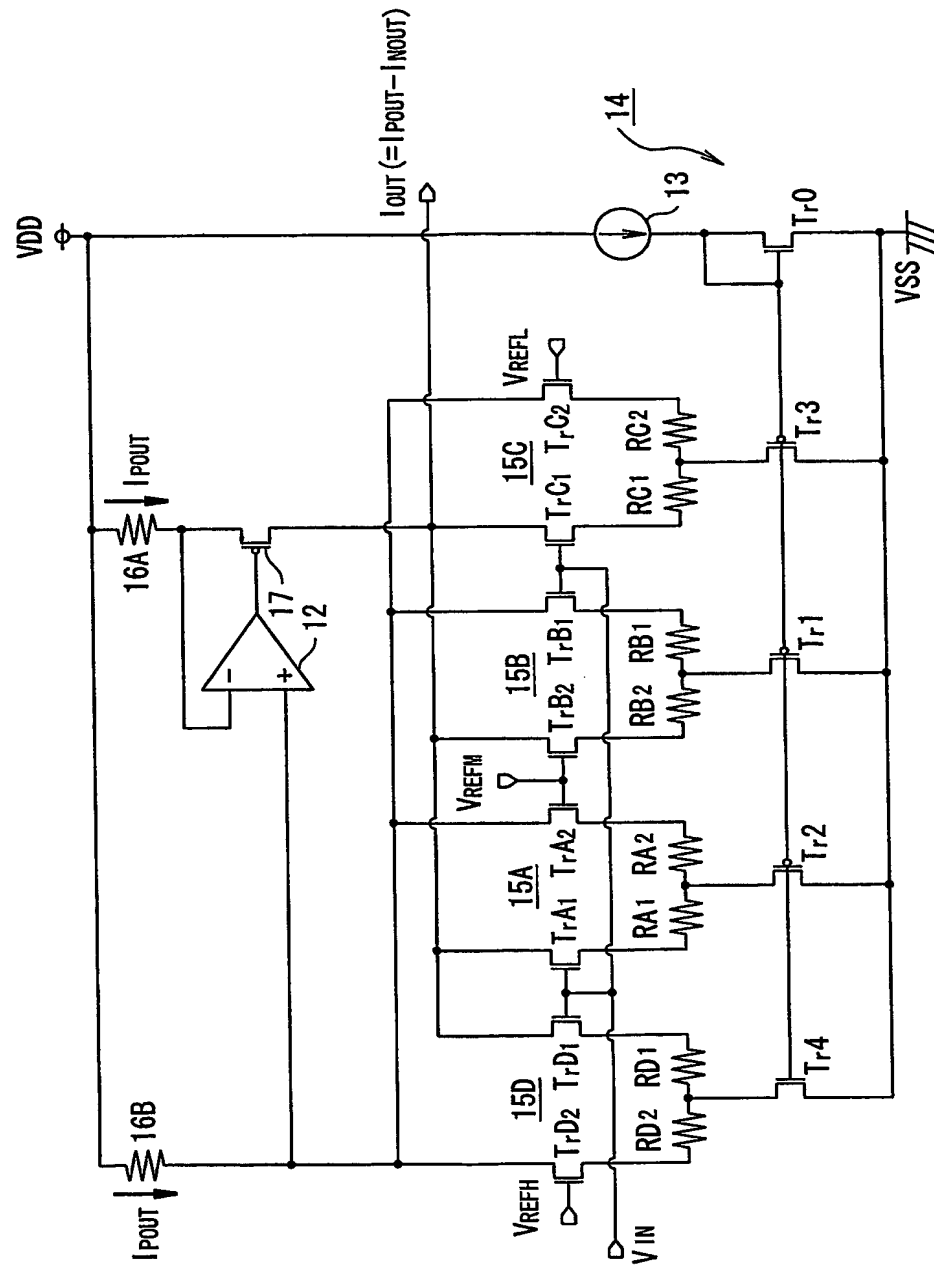


図 13

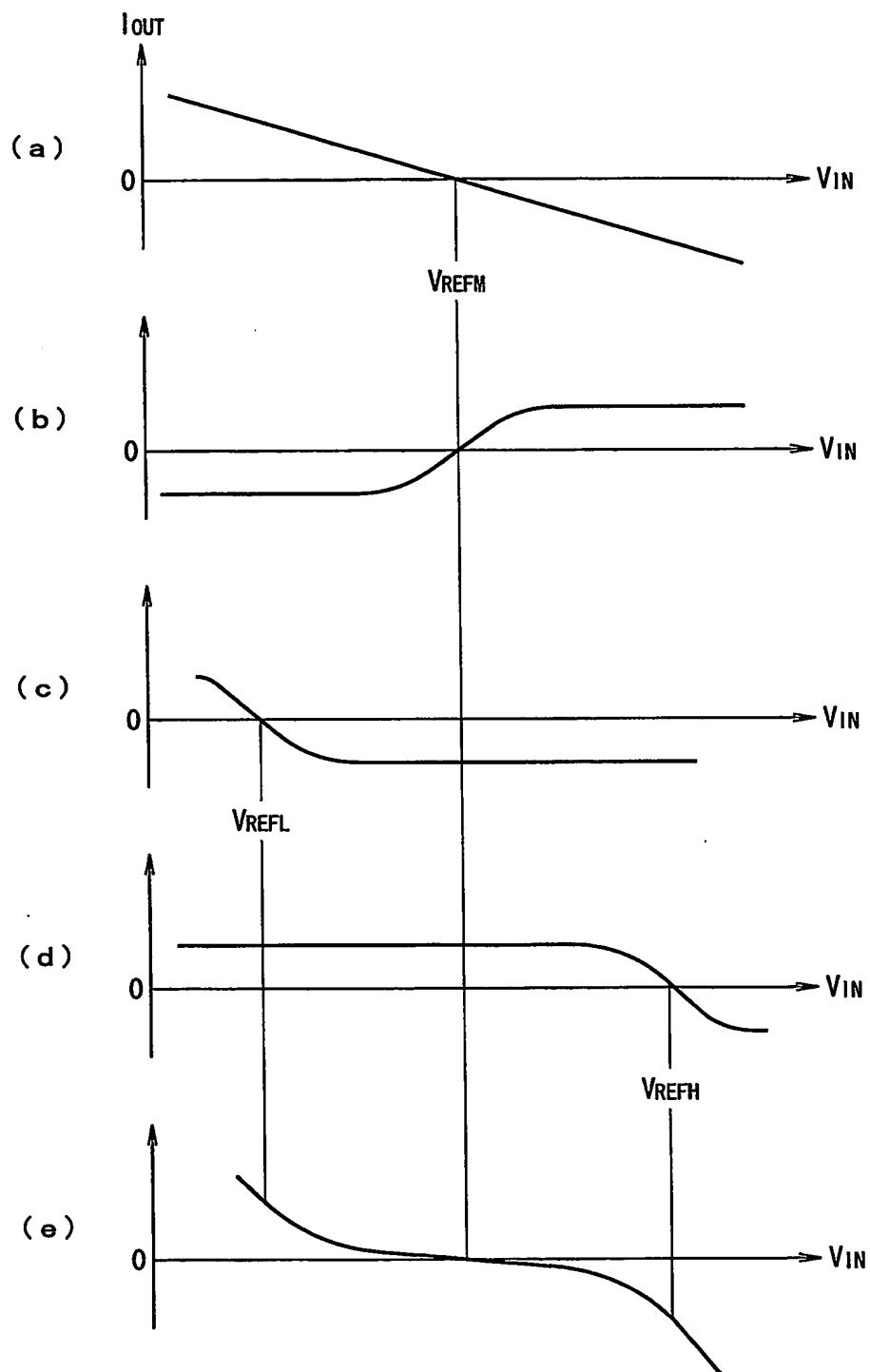


図 15

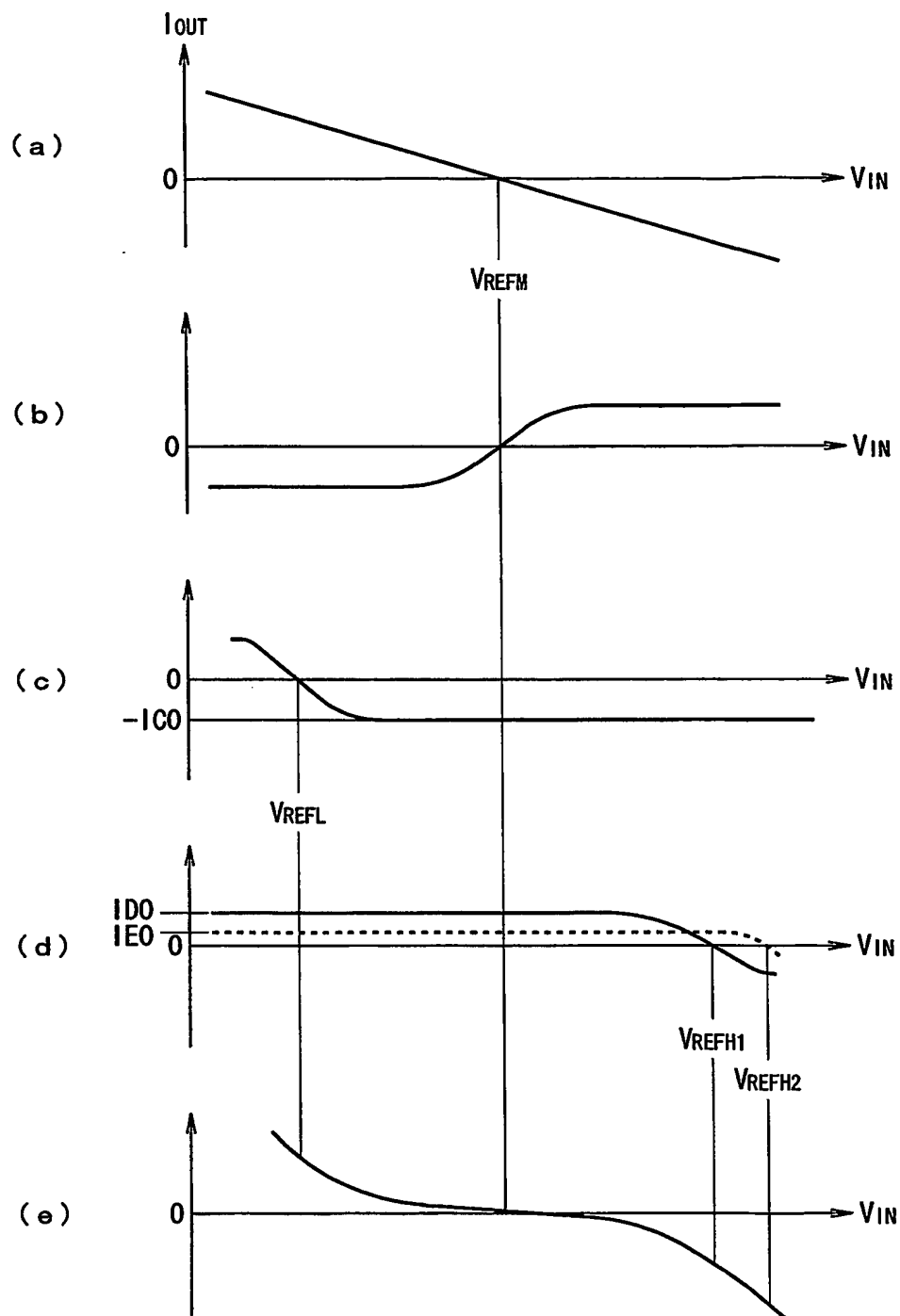


図 1 6

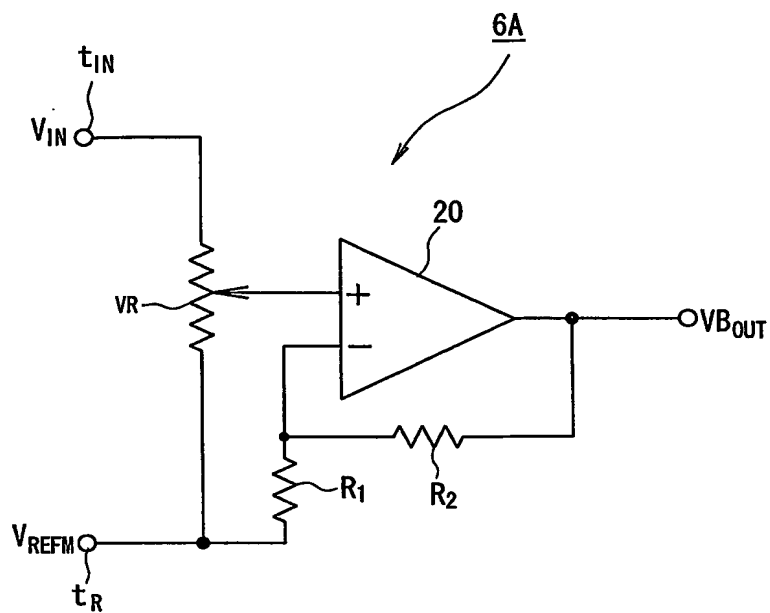


図 1 7

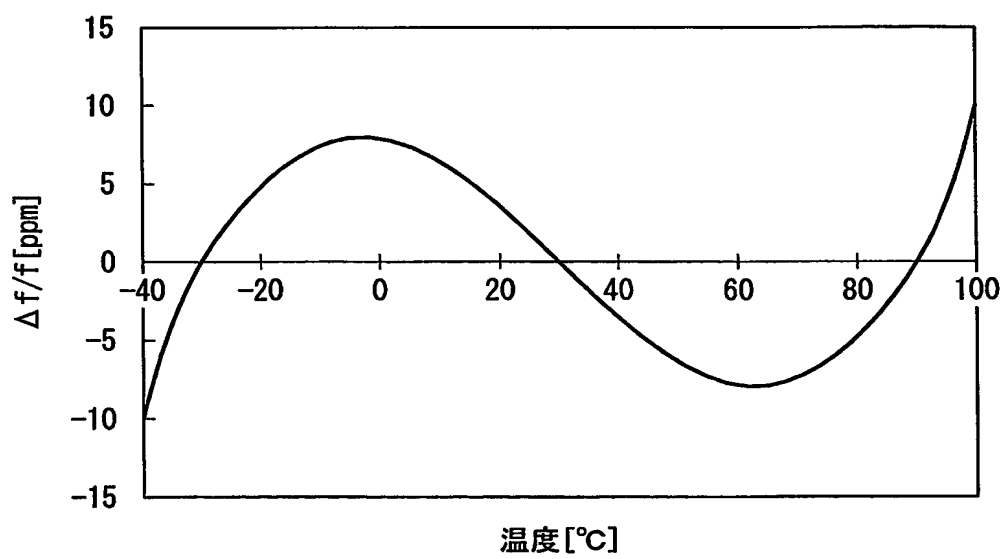


図 1 8

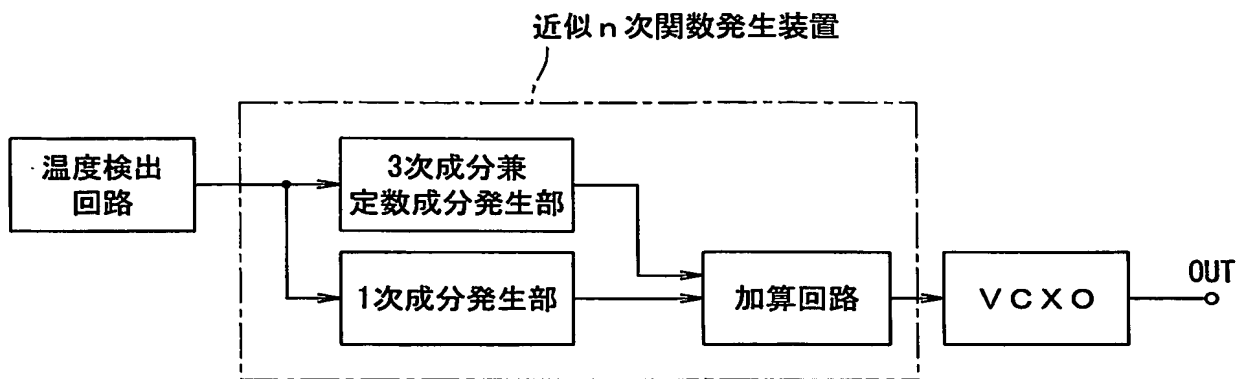


図 1 9

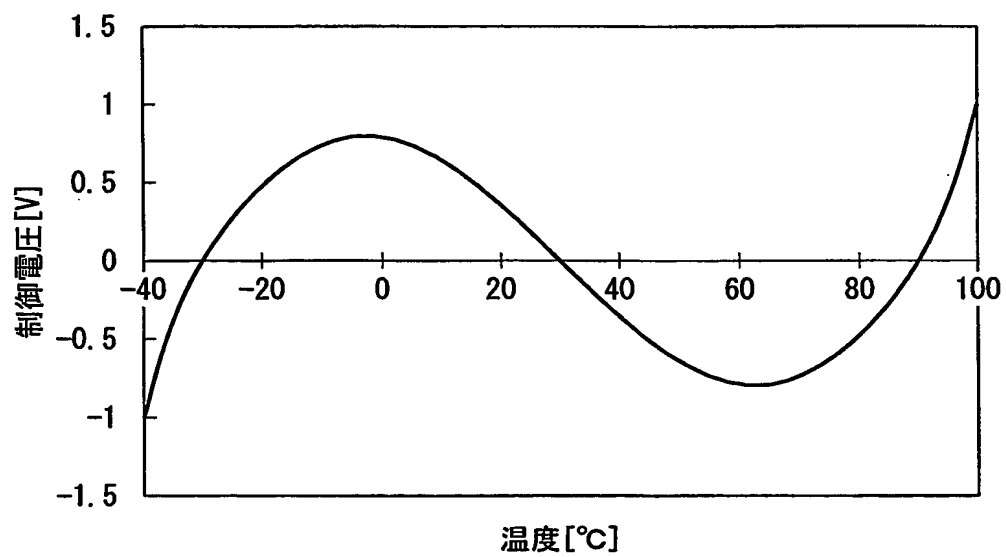


図 2 0

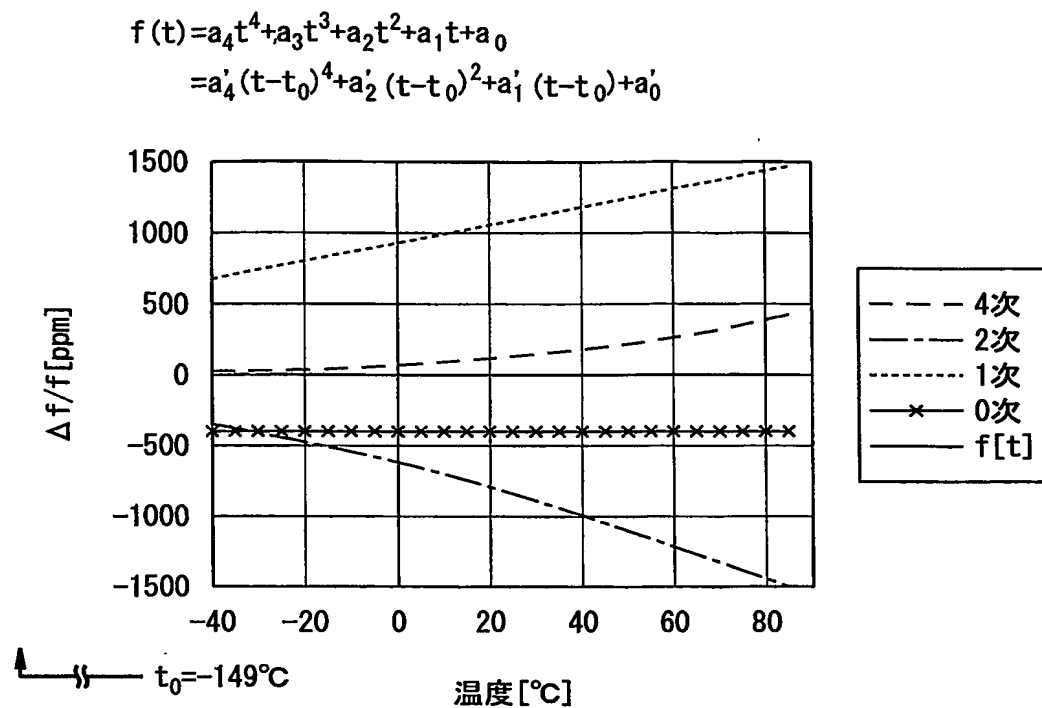
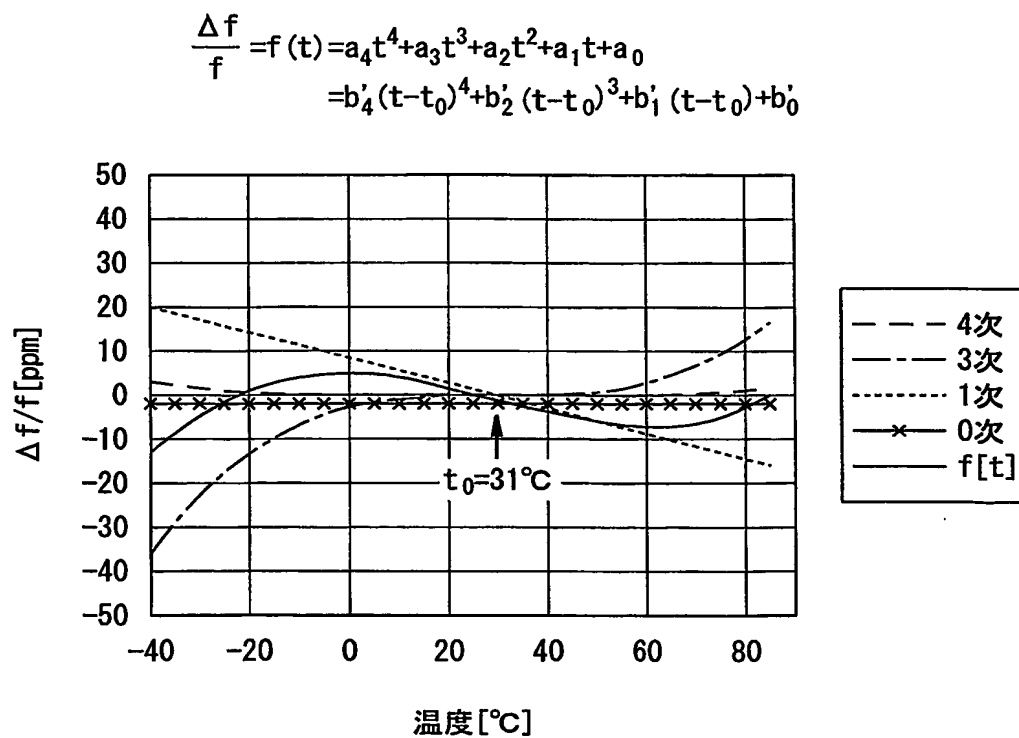


図 2 1



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/10853

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H03B5/32, G01G7/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H03B5/32, G01G7/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
WPI/L, JOIS

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y X	WO 98/56105 A1 (Asahi Kasei Microsystems Co., Ltd.), 10 December, 1998 (10.12.98), Full text; all drawings & US 6584380 B1 & GB 2341020 B & CN 1257619 A	1-14, 18-26 15-17
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 65046/1987 (Laid-open No. 173909/1988) (Kinseki Kabushiki Kaisha), 11 November, 1988 (11.11.88), Page 2, line 9 to page 3, line 2; Fig. 2	1-26

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
02 December, 2003 (02.12.03)

Date of mailing of the international search report
16 December, 2003 (16.12.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/10853

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-347512 A (Meidensha Corp.), 27 December, 1993 (27.12.93), Page 6, left column, lines 38 to 29; Fig. 2 (Family: none)	1-26
Y	JP 8-116214 A (Fujitsu Ltd.), 07 May, 1996 (07.05.96), Full text; all drawings (Family: none)	1-26
Y	JP 11-68461 A (Toyo Communication Equipment Co., Ltd.), 09 March, 1999 (09.03.99), Full text; all drawings (Family: none)	1-26
Y	JP 2002-141426 A (Daishinku Corp.), 17 May, 2002 (17.05.02), Page 2, right column, lines 39 to 45 (Family: none)	1-26
A	Kenji NEMOTO, "Analogue-hoshiki CMOS TCXO", Heisei 13 Nen Proceedings of the Electronics, Information and Systems Conference, 06 September, 2001 (06.09.01), p.II-219	1-26

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H03B 5/32 G01G 7/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H03B 5/32 G01G 7/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2003年
日本国登録実用新案公報 1994-2003年
日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)
WPI/L, JOIS

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	WO 98/56105 A1 (旭化成マイクロシステム株式会 社) 1998. 12. 10, 全文, 全図 & US 658438 0 B1 & GB 2341020 B & CN 12576	1-14, 1 8-26
X	19 A	15-17
Y	日本国実用新案登録出願62-65046号 (日本国実用新案登録 出願公開63-173909号) の願書に添付した明細書及び図面 の内容を撮影したマイクロフィルム (キンセキ株式会社) 198 8. 11. 11, 第2頁第9行-第3頁第2行, 第2図	1-26

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

02. 12. 03

国際調査報告の発送日

16.12.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小林 正明

5W

3248

電話番号 03-3581-1101 内線 3534

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 5-347512 A (株式会社明電舎) 1993. 12. 27, 第6頁左欄第38-39行, 第2図 (ファミリー)	1-26
Y	J P 8-116214 A (富士通株式会社) 1996. 05. 07, 全文, 全図 (ファミリーなし)	1-26
Y	J P 11-68461 A (東洋通信機株式会社) 1999. 03. 09, 全文, 全図 (ファミリーなし)	1-26
Y	J P 2002-141426 A (株式会社大真空) 2002. 05. 17, 第2頁右欄第39-45行, (ファミリーなし)	1-26
A	根本謙治, アナログ方式CMOS TCXO 平成13年電気学会 電子・情報システム部門大会講演論文集, 2001. 09. 06, p. II-219	1-26